

# Best Available Copy

PCT/JP 2004/011713

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

09. 8. 2004

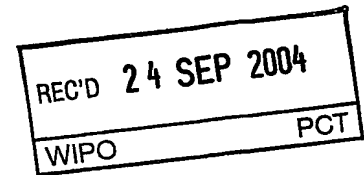
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日      2 0 0 4 年   2 月   3 日  
Date of Application:

出 願 番 号      特 願 2 0 0 4 - 0 2 6 8 5 1  
Application Number:  
[ST. 10/C] :      [ J P 2 0 0 4 - 0 2 6 8 5 1 ]

出 願 人      松下電器産業株式会社  
Applicant(s):

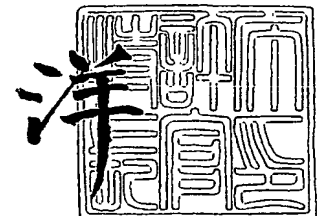


PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2 0 0 4 年   9 月 1 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

小 川



出証番号   出証特 2 0 0 4 - 3 0 8 1 6 7 1

【書類名】 特許願  
【整理番号】 2925150076  
【提出日】 平成16年 2月 3日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 33/00  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内  
    【氏名】 永井 秀男  
【特許出願人】  
    【識別番号】 000005821  
    【氏名又は名称】 松下電器産業株式会社  
【代理人】  
    【識別番号】 100090446  
    【弁理士】  
    【氏名又は名称】 中島 司朗  
【手数料の表示】  
    【予納台帳番号】 014823  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9003742

**【書類名】 特許請求の範囲****【請求項 1】**

実装に供される半導体発光装置であって、  
発光層を含む半導体多層膜と、  
前記半導体多層膜の主面よりも一回り大きな面積の主面を有するベース基板とを有し、  
前記半導体多層膜は前記ベース基板における一方の主面の中ほどに配されており、蛍光体膜が、前記ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の主面を覆うように形成されていることを特徴とする半導体発光装置。

**【請求項 2】**

前記半導体多層膜は、前記ベース基板とは異なる単結晶基板上で結晶成長により形成されたものが、当該ベース基板に転写されたものであることを特徴とする請求項 1 記載の半導体発光装置。

**【請求項 3】**

前記半導体多層膜と前記ベース基板との間に金属反射膜が形成されていることを特徴とする請求項 1 または 2 記載の半導体発光装置。

**【請求項 4】**

前記半導体多層膜は、前記ベース基板側から、少なくとも p 型半導体層、発光層、n 型半導体層がこの順に積層されてなることを特徴とする請求項 1～3 にいずれか 1 項に記載の半導体発光装置。

**【請求項 5】**

前記 n 型半導体層の前記発光層とは反対側となる主面に、光取り出し効率を改善するための凹凸構造が形成されていることを特徴とする請求項 4 記載の半導体発光装置。

**【請求項 6】**

実装基板を有し、  
請求項 1～5 のいずれか 1 項に記載の半導体発光装置が前記実装基板に実装されていることを特徴とする照明モジュール。

**【請求項 7】**

光源として、請求項 6 に記載の照明モジュールを備えたことを特徴とする照明装置。

**【請求項 8】**

光源として、請求項 1～5 のいずれか 1 項に記載の半導体発光装置を備えたことを特徴とする表示素子。

**【請求項 9】**

半導体発光装置の製造方法であって、  
単結晶基板の一方の主表面上に発光層を含む半導体多層膜を、結晶成長によって形成する半導体多層膜形成工程と、  
前記半導体多層膜の最外層に第 1 の金属膜を形成する第 1 金属膜形成工程と、  
ベース基板上に第 2 の金属膜を形成する第 2 金属膜形成工程と、  
前記単結晶基板と前記ベース基板とを、前記第 1 の金属膜と前記第 2 の金属膜とを接合することにより貼り合わせる貼合せ工程と、  
前記半導体多層膜から前記単結晶基板を分離する基板分離工程と、  
前記貼り合わせ工程の前、または、前記基板分離工程の後に、前記半導体多層膜を前記半導体発光装置単位に分割する多層膜分割工程と、  
前記基板分離工程の後に、半導体発光装置単位に分割された各半導体多層膜部分の周囲に蛍光体膜を形成する蛍光体膜形成工程と、  
前記半導体発光装置単位で前記ベース基板をダイシングするダイシング工程と、  
を含むことを特徴とする半導体発光装置の製造方法。

## 【書類名】明細書

【発明の名称】半導体発光装置、照明モジュール、照明装置、表示素子、および半導体発光装置の製造方法

## 【技術分野】

## 【0001】

本発明は、発光ダイオード（以下、「LED (Light Emitting Diode)」と言う。）チップ等の半導体発光装置、当該半導体発光装置を用いた照明モジュール、照明装置、および表示素子、並びに半導体発光装置の製造方法に関し、特に、蛍光体によって所望色の光を得る半導体発光装置等に関する。

## 【背景技術】

## 【0002】

LEDは白熱電球やハロゲン電球に比べて高効率・長寿命であり、特に、近年、白色LEDの高輝度化が進むにつれ、当該白色LEDを照明用途に用いる研究が活発になされている。現在、白色LEDの主流は、青色光を発するLEDベアチップと当該青色光で励起されて黄色光を発する蛍光体とを組み合わせ、青色光と黄色光との混色によって白色光を得るものである。

## 【0003】

このような白色LEDは、大きくは、LEDベアチップを得るウエハ・プロセスと当該LEDベアチップをパッケージして白色LEDに完成するアセンブリ・プロセスを経て製造される。

ウエハ・プロセスを経て製造されるLEDベアチップは、サファイア基板等の透光性基板上に発光層を含む半導体多層膜が結晶成長によって形成され、当該半導体多層膜の前記サファイア基板に面するのとは反対側に正（アノード）と負（カソード）の両電極が設けられてなる構造を有するものが一般的である。

## 【0004】

LEDベアチップは、そのままでは使用できないので、アセンブリ・プロセスにおいて、リードフレームやプリント配線板等に実装する。実装されたLEDベアチップの上から、蛍光物質を混入した樹脂を滴下して固め、蛍光体膜を形成する。さらに、蛍光体膜の周囲を樹脂でモールドする等の工程を経て白色LEDが完成する。完成後の白色LEDは、電気的・光学的特性の検査の後、出荷される。

## 【0005】

しかし、上記のようにして製造する白色LEDは、光学的特性に関する不良率が高くなるといった問題を有している。すなわち、上記白色LEDでは、LEDベアチップ上に蛍光物質を混入した樹脂を滴下して固化するといった方法で蛍光体膜を形成しているので、当該蛍光体膜の厚みにばらつきが生じやすい。そして、上記白色LEDでは、青色光と黄色光の光量バランスによって色温度が決定されるところ、蛍光体膜が厚くなると青色光が減り、黄色光が増えて色温度が低めの白色光となり、この逆に、蛍光体膜が薄いと色温度が高めの白色光となって、所望の色温度が得られないからである。また、蛍光体膜の厚みが許容限度を超えて不均一になってしまうと、問題となる色むらが発生してしまうからである。

## 【0006】

このような不良の発生した白色LEDは、上記した光学的特性の検査ではねられることとなり、完成品（白色LED）の歩留まりの低下を招いていた。

以上のような状況の下、完成品の歩留まりを向上するため、アセンブリ・プロセスの前に色むら等の検査を行いたいという要請があった。これに応えるべく開発されたものとして、特許文献1に記載されたLEDチップが知られている。

## 【0007】

特許文献1に記載のLEDチップは、LEDベアチップよりも一回り大きな主面積を有する基板（サブマウント基板）上にLEDベアチップを、半導体多層膜を下に向けて（すなわち、サファイア基板を上に向けて）搭載し、前記サブマウント基板を受け皿として前

記LEDベアチップの周囲に蛍光体膜を形成してなるものである。これによれば、アセンブリ・プロセスにおいてリードフレームやプリント配線板に実装する前に、色むら等の検査が可能となることから、完成品の歩留まりが向上することとなる。

【特許文献1】特開2001-15817号公報（特許第3399440号）

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、特許文献1に記載のLEDチップでは、サブマウント基板といった追加部品を備えることとなるので、チップ全体の厚み（高さ）が当該サブマウント基板の分増大し、チップの大型化を招来してしまう。

本発明は、上記の課題に鑑み、大型化を招くことなく、完成品の歩留まりを向上することが可能な半導体発光装置およびその製造方法、並びに当該半導体発光装置を用いた照明モジュール、照明装置、および表示素子を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記の目的を達成するため、本発明に係る半導体発光装置は、実装に供される半導体発光装置であって、発光層を含む半導体多層膜と、前記半導体多層膜の主面よりも一回り大きな面積の主面を有するベース基板とを有し、前記半導体多層膜は前記ベース基板における一方の主面の中ほどに配されており、蛍光体膜が、前記ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の主面を覆うように形成されていることを特徴とする。

【0010】

また、前記半導体多層膜は、前記ベース基板とは異なる単結晶基板上で結晶成長により形成されたものが、当該ベース基板に転写されたものであることを特徴とする。

さらに、前記半導体多層膜と前記ベース基板との間に金属反射膜が形成されていることを特徴とする。

また、前記半導体多層膜は、前記ベース基板側から、少なくともp型半導体層、発光層、n型半導体層がこの順に積層されてなることを特徴とする。

【0011】

また、前記n型半導体層の前記発光層とは反対側となる主面に、光取り出し効率を改善するための凹凸構造が形成されていることを特徴とする。

上記の目的を達成するため、本発明に係る照明モジュールは、実装基板を有し、上記の半導体発光装置が前記実装基板に実装されていることを特徴とする。

上記の目的を達成するため、本発明に係る照明装置は、光源として、前記照明モジュールを備えたことを特徴とする。

【0012】

上記の目的を達成するため、本発明に係る表示装置は、光源として、上記した半導体発光装置を備えたことを特徴とする。

上記の目的を達成するため、本発明に係る半導体発光装置の製造方法は、単結晶基板の一方の主表面上に発光層を含む半導体多層膜を、結晶成長によって形成する半導体多層膜形成工程と、前記半導体多層膜の最外層に第1の金属膜を形成する第1金属膜形成工程と、

ベース基板上に第2の金属膜を形成する第2金属膜形成工程と、前記単結晶基板と前記ベース基板とを、前記第1の金属膜と前記第2の金属膜とを接合することにより貼り合わせる貼合せ工程と、前記半導体多層膜から前記単結晶基板を分離する基板分離工程と、前記貼り合わせ工程の前、または、前記基板分離工程の後に、前記半導体多層膜を前記半導体発光装置単位に分割する多層膜分割工程と、前記基板分離工程の後に、半導体発光装置単位に分割された各半導体多層膜部分の周囲に蛍光体膜を形成する蛍光体膜形成工程と、前記半導体発光装置単位で前記ベース基板をダイシングするダイシング工程とを含むことを特徴とする。

## 【発明の効果】

## 【0013】

本発明に係る半導体発光装置によれば、発光層を含む半導体多層膜の主面よりも一回り大きな面積を有するベース基板における一方の主面の中ほどに、前記半導体多層膜が配されていて、前記ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の主面を覆うように蛍光体膜が形成されているので、この状態で、色むら等の光学的特性の検査を行うことが可能となる。すなわち、リードフレームやプリント配線板への実装前の検査が可能となって、完成品の歩留まりの向上を図ることができる。しかも従来のようにサブマウント基板などの追加部品による大型化を招来することもない。

## 【0014】

また、本発明に係る照明モジュールや照明装置によれば、上記した半導体発光装置を有しているので、当該完成品に係る照明モジュールや照明装置の歩留まりが向上し、もってコストダウンを図ることができる。

また、本発明に係る半導体発光装置の製造方法によれば、上記した効果を奏する半導体発光装置の製造が可能となる。

## 【発明を実施するための最良の形態】

## 【0015】

以下、本発明の実施の形態について、図面を参照しながら説明する。

## (実施の形態1)

図1(a)は、半導体発光装置である白色LEDチップ2(以下、単に「LEDチップ2」という。)の平面図であり、図1(b)は、図1(a)におけるA-A線断面図であり、図1(c)は、LEDチップ2の下面図である。なお、図1(a)は、後述する蛍光体膜8(図1(b)参照)を除いた状態を表している。また、図1を含む全ての図において、各構成要素間の縮尺は統一していない。

## 【0016】

図1に示すように、LEDチップ2は、ベース基板となる高抵抗Si基板4(以下、単に「Si基板4」という。)上に、半導体多層膜6と蛍光体膜8が設けられた構成をしている。Si基板4は、半導体多層膜6の主面よりも一回り大きな面積の主面を有しており、半導体多層膜6は、Si基板4における一方の主面の中ほどに配されている。

半導体多層膜6は、Si基板4側から順に、導電型層であるp-AlGaIn層10(厚さ200nm)、InGaIn/AlGaIn多重量子井戸発光層12(厚さ40nm)、導電型層であるn-AlGaIn層14(厚さ2μm)から成り、ダイオード構造を構成している。

## 【0017】

チップサイズは500μm角、厚さ300μm(Si基板4厚100μm、蛍光体膜8厚200μm(Si基板4上面からの高さ))である。また、半導体多層膜6の厚みは上記の通りであり、その主面のサイズは、420μm角である。

p-AlGaIn層10の下面(発光層12と反対側の主面)には、その全面にRh/Pt/Auからなる高反射率電極16が形成されている。なお、半導体多層膜6と高反射率電極16とは、後述するように、別途サファイア基板42(図2参照)上に半導体プロセスによって形成した後、Si基板4に転写したものである。

## 【0018】

Si基板4の上面の少なくとも前記高反射率電極16に対応する領域には、導電部材である導電膜18が形成されている。導電膜18は、Ti/Pt/Auからなり、前記高反射率電極16と、Au/Snといった導電材料からなる接合層20を介して接合されている。

半導体多層膜6において光取出し面となる前記n-AlGaIn層14上面(発光層12と反対側の主面)には、光取出し効率を改善するために、凹凸構造22が形成されている。当該凹凸構造22は、後述するように、n-AlGaIn層14上面に一樣な厚みで形成したタンタルオキシド(Ta<sub>2</sub>O<sub>5</sub>)膜24の一部を選択的にエッチングによって除去す

ることによって形成されたものである。また、 $n$ -AlGa $N$ 層 14 上面の一部領域には、Ti/Pt/Au からなる L 字状をした電極 26 が形成されている。

#### 【0019】

半導体多層膜 6 の側面の全面と上面の一部（上面を外周に沿って縁取るような形）には、窒化シリコンからなる絶縁膜 28 が形成されている。

Si 基板 4 の下面（半導体多層膜 6 の形成側とは反対の面）には、Ti/Au からなるアノード給電端子 30 とカソード給電端子 32 とが形成されている。

前記導電膜 18 は、前記半導体多層膜 6 の下面からはみ出した延設部 18A を有している。導電膜 18 は、当該延設部 18A において、Si 基板 4 に開設されたスルーホール 34 を介してアノード給電端子 30 と電氣的に接続されている。

#### 【0020】

一方、L 字状をした電極 26 のコーナー部 26A に、Si 基板 4 にまで至る配線 36 の一端部が接続されている。配線 36 の電極 26 側端部部分は、電極 26 との接続部位から  $n$ -AlGa $N$  層 14 外側主面（光取り出し面）の側方に引き出された構成となっており、ここから、半導体多層膜 6 の側面に沿って Si 基板 4 に至っている。なお、配線 36 は、Ti/Pt/Au 膜からなり、半導体多層膜 6 とは、前記絶縁膜 28 によって電氣的に絶縁されている。配線 36 の Si 基板 4 側端部とカソード給電端子 32 とは、Si 基板 4 に開設されたスルーホール 38 を介して電氣的に接続されている。なお、スルーホール 34、38 は、Si 基板 4 の厚み方向に開設された貫通孔に Pt を充填してなるものである。

#### 【0021】

蛍光体膜 8 は、Si 基板 4 で受けるような形で、前記半導体多層膜 6 の側面および Si 基板とは反対側の主面（光取り出し面）を覆うように形成されている。蛍光体膜 8 は、シリコンなどの透光性樹脂に、青色蛍光体として例えば  $(Ba, Sr)_2MgAl_{10}O_{17}:Eu^{2+}$  や  $(Ba, Sr, Ca, Mg)_{10}Mg(PO_4)_6Cl_3:Eu^{2+}$  などから少なくとも 1 種類、緑色蛍光体として例えば  $BaMgAl_{10}O_{17}:Eu^{2+}$ ,  $Mn^{2+}$  や  $(Ba, Sr)_2SiO_4:Eu^{2+}$  などから少なくとも 1 種類、黄色蛍光体として例えば  $(Sr, Ba)_2SiO_4:Eu^{2+}$  を少なくとも 1 種類、赤色蛍光体として例えば  $La_2O_2S:Eu^{3+}$  や  $CaS:Eu^{2+}$  や  $(Ca, Sr, Ba)_3Si_5N_8:Ce^{3+}$  などから少なくとも 1 種類の計 4 色の蛍光体粉末と  $SiO_2$  などの酸化金属微粒子を分散させたものからなる。なお、透光性樹脂にはエポキシ樹脂やポリイミド樹脂を用いても構わない。蛍光体膜 8 は、全体に渡ってほぼ一様な厚みを有している。

#### 【0022】

また、半導体多層膜 6 周囲における Si 基板 4 と蛍光体膜 8 との間には、Al からなる光反射膜 40 が形成されている。

上記の構成からなる LED チップ 2 において、アノード給電端子 30 とカソード給電端子 32 を介して給電すると、半導体多層膜 6 の発光層 12 から波長 390 nm の近紫外光が発せられる。発光層 12 から発した近紫外光の大半は、 $n$ -AlGa $N$  層 14 側から出射され、蛍光体膜 8 で吸収される。蛍光体膜 8 で近紫外光は白色光に変換される。

#### 【0023】

上記したように、半導体多層膜 6 の厚みが  $3\mu m$  未満であるのに比べて、蛍光体膜 8 の厚みは  $200\mu m$  と十分に厚い。また、半導体多層膜 6 の側面外周にも、蛍光体膜 8 が設けられている。したがって、当該蛍光体膜 8 は、半導体多層膜 6 の周囲にほぼ一様な厚みで形成されていることとなり、これによって、蛍光体膜 8 の厚みムラに起因する色ムラの少ない白色光を得ることができる。

#### 【0024】

本実施の形態の LED チップ 2 は、p 側電極として高反射率電極 16 を採用したことにより半導体多層膜 6 からの光取り出し効率が大幅に改善される。また、光取り出し面となる前記  $n$ -AlGa $N$  層 14 上面に設けられた凹凸構造 22 によっても、半導体多層膜 6 からの光取り出し効率が向上する。さらに、上記光反射膜 40 によって、LED チップ 2 からの光取り出し効率が改善される。

## 【0025】

さらに、LEDチップ2は、半導体多層膜6の光取り出し面側にサファイア基板等が配されていないので、発光層からの光がサファイア基板等を介して当該LEDチップ外へと放出されるタイプのものと比較して、当該半導体多層膜6からの光取り出し効率の非常に高いものとなっている。また、一般に低抵抗化が難しいとされているp-GaN層の略全面にp側電極（高反射率電極16）が配されているため、半導体多層膜6全体に均一に電流を注入することができるので、半導体発光層12全体が均一に発光すると共に、動作電圧を下げるができる。

## 【0026】

LEDチップ2は、後述するように、実装基板上のパッドに給電端子30、32を直接接合することにより実装される。ここで、LEDチップ2自体が蛍光体膜を有しており、白色光を発することができるので、当該LEDチップ2の実装前に上述した光学的特性検査を実行することが可能なり、当該光学的特性に起因して、実装基板を含む完成品が不良品（規格外）となることを未然に防止することができる。その結果、完成品の歩留まりが向上することとなる。また、半導体多層膜を直接に支持するベース基板の他にサブマウント基板を要する上記従来のものと比較して小型化を実現することが可能となる。

## 【0027】

また、LEDチップ2は、アノード給電端子30、カソード給電端子32が半導体多層膜6の下面側にあり、実装状態で、光取り出し側となる上面側には、ボンディングワイヤー等の出射光を遮るものがないので、影のない光を出射することができる。

上記の構成からなるLEDチップ2の製造方法について、図2～図7を参照しながら説明する。なお、図2～図7では、LEDチップ2の各構成部分となる素材部分には1000番台の符号を付し、その下2桁にはLEDチップ2の対応する構成部分に付した番号を用いることとする。

## 【0028】

まず、有機金属化学気相成長法（MOCVD法）を用い、図2に示すように、単結晶基板であるサファイア基板42上にn-AlGaN層1014、InGaN/AlGaN多重量子井戸発光層1012、p-AlGaN層1010の順に結晶成長によって積層する[工程(a)]。なお、サファイア基板42は、直径2インチ、厚さ300μmの基板である。

## 【0029】

次に、成長した半導体多層膜1006の一部をマスキングし、残りの部分をサファイア基板42が表れるまでドライエッチングにより除去する。このとき残った半導体多層膜がLEDチップ2を構成する個々の半導体多層膜6（図1（b）参照）となる[工程(b)]。

続いて、個々の半導体多層膜6（p-AlGaN層10）上面にRh/Pt/Au膜を電子ビーム蒸着法等により形成して、高反射率電極16を作製する[工程(c)]。

## 【0030】

上記工程(a)～工程(c)と並行して、図3に示す工程(d)および工程(e)を進める。

高抵抗Si基板1004に対し、その厚み方向に、ドライエッチングによって穴44、46を穿設し、当該穴44、46に、無電解メッキによってPtを充填して、スルーホール34、38を形成する[工程(d)]。

## 【0031】

次に、Si基板1004上面の所定範囲にTi/Pt/Au膜を形成して導電膜18を作製し、さらに導電膜18の所定範囲に重ねてAu/Sn膜を形成して接合層20を作製する[工程(e)]。

続いて、サファイア基板42上の高反射率電極16とSi基板1004上の対応する接合層20とが重なるように、当該サファイア基板42とSi基板1004とを重ねて、押圧しながら、接合層20が300℃程度になるように加熱する[工程(f)]。これによ

て、高反射率電極 16 と接合層 20 とが共晶接合される。

#### 【0032】

高反射率電極 16 と接合層 20 との接合に続いて、半導体多層膜 6 からサファイア基板 42 を分離する工程に入る [工程 (g)]。サファイア基板 42 側から、波長 355 nm の YAG レーザ第 3 高調波ビーム LB を、サファイア基板 42 全面を走査するように照射する。照射されたレーザビームはサファイア基板 42 では吸収されず、サファイア基板 42 と n-AlGaIn 層 14 との界面のみで吸収されるので、局所的な発熱により界面付近における AlGaIn の結合が分解する。これによりサファイア基板 42 が半導体多層膜 6 と結晶構造的に分離する [工程 (g)]。この時、サファイア基板 42 と半導体多層膜 6 は、結晶構造的には分離したものの、金属 Ga を含む層 (熱分解層) を介して付着した状態にあるので、塩酸などに浸けることで界面部分を溶解し、完全に分離することができる [工程 (h)]。なお、YAG レーザ第 3 高調波以外に、波長 248 nm の KrF エキシマレーザや波長 365 nm の水銀灯輝線を用いることができる。

#### 【0033】

上記のようにして、サファイア基板 42 を分離し、当該サファイア基板 42 から Si 基板 1004 に半導体多層膜 6 等を転写することにより、n-AlGaIn 層 14 とサファイア基板 42 との間の格子定数の違いに起因して半導体多層膜 6 に生じていた内部応力が解消される。これによって、歪の少ない半導体多層膜 6 を得ることができる。また、LED チップにおいて半導体多層膜を支持する基板 (ベース基板) の選択の自由度が高まり、例えば、結晶成長に用いるものよりも高放熱性 (高熱伝導率性) の基板をベース基板として採用することが可能となる。

#### 【0034】

続いて、工程 (i) では、絶縁と表面保護を目的に高周波スパッタ等により窒化シリコン膜を形成し、絶縁膜 28 を作製する。窒化シリコン膜は、半導体多層膜 6 (n-AlGaIn 層 14) 上面の周縁部、半導体多層膜 6 の側面、および導電膜 18 の延設部 18A に渡って形成する。

次に、Ti/Pt/Au 膜を形成して、電極 26 および配線 36 を作製する [工程 (j)]。すなわち、電極 26 と配線 36 とは、一体的に形成される。

#### 【0035】

Al 膜を形成して、光反射膜 40 を作製する [工程 (k)]。

n-AlGaIn 層 14 の露出表面にタンタルオキサイド ( $\text{Ta}_2\text{O}_5$ ) 膜 24 をスパッタリング等によって堆積した後、その一部をエッチングによって除去して凹凸構造 22 を形成する [工程 (l)]。

続いて、Si 基板 1004 の半導体多層膜 6 の形成されている表側に、例えばポリエステルからなり加熱すると発泡して接着力がなくなる接着層 (不図示) を介して、第 1 の高分子フィルム 48 を接着する [工程 (m)]。

#### 【0036】

第 1 の高分子フィルム 48 の接着後、Si 基板 1004 の厚さが  $100\ \mu\text{m}$  になるまでその裏側から研磨する [工程 (n)]。これにより、スルーホール 34、38 が Si 基板 1004 の裏側に現れることとなる。

スルーホール 34、38 が現れると、Si 基板 1004 の所定領域に Ti/Au 膜を形成して、アノード給電端子 30 とカソード給電端子 32 を作製する [工程 (o)]。

#### 【0037】

次に、Si 基板 1004 の表側に貼着した第 1 の高分子フィルム 48 を剥がし、Si 基板 1004 の裏側に、ダイシングシートである第 2 の高分子フィルム 50 を貼着する [工程 (p)]。

続いて、スクリーン印刷によって、蛍光体膜 8 を形成した後 [工程 (q)]、ダイシングブレード DB によって個片にダイシングして、LED チップ 2 が完成する [工程 (r)]。

(実施の形態 2)

実施の形態 1 に係る LED チップ 2 は、ベース基板である Si 基板 4 の裏側にアノード

・カソードの両給電端子を設けることとしたが、実施の形態2に係る白色LEDチップ102（以下、単に「LEDチップ102」という。）は、一方の給電端子（本例では、アノード給電端子）をベース基板の裏側に、もう一方の給電端子（本例では、カソード給電端子）をベース基板の表側に設けることとしたことが、実施の形態1とは大きく異なる点である。

#### 【0038】

また、半導体多層膜を構成する各層の組成や厚み、および、採用される蛍光体膜の組成は、実施の形態1と同様であるが、半導体多層膜の両面に形成される電極の構成が異なっている。半導体多層膜が、ベース基板とは異なる単結晶基板上で形成したものをベース基板に転写したものであることは、実施の形態1の場合と同様である。

実施の形態2に係るLEDチップ102の平面図を図8（a）に、B・B線断面図を図8（b）に示す。なお、図8（a）は、蛍光体膜108（図8（b））を取り除いた状態を示している。

#### 【0039】

図8に示すように、LEDチップ102は、ベース基板となるn型SiC基板104（以下、単に「SiC基板104」という。）上に、半導体多層膜106と蛍光体膜108が設けられた構成をしている。SiC基板104は、半導体多層膜106の主面よりも一回り大きな面積の主面を有しており、半導体多層膜106は、SiC基板104における一方の主面の中ほどに配されている。

#### 【0040】

半導体多層膜106は、SiC基板104側から順に、p-AlGaN層110、InGa<sub>N</sub>/AlGa<sub>N</sub>多重量子井戸発光層112、n-AlGa<sub>N</sub>層114から成り、ダイオード構造を構成している。

p-AlGa<sub>N</sub>層110の下面には、SiO<sub>2</sub>/Ta<sub>2</sub>O<sub>5</sub>からなる誘電体多層膜116とRh/Pt/Auからなる高反射率電極118が形成されている。誘電体多層膜116は、一枚の誘電体多層膜を選択エッチングにより所定のパターンで部分的に除去して形成したものであり、誘電体多層膜を除去した部分でp-AlGa<sub>N</sub>層110と高反射率電極118とが電氣的に接続されている。SiC基板104の上面の前記高反射率電極118に対応する領域には、導電部材である導電膜120が形成されている。導電膜120は、Ti/Pt/Auからなり、前記高反射率電極118と、Au/Snといった導電材料からなる接合層122を介して接合されている。SiC基板104の下面全面には、Ti/Au膜からなるアノード給電端子124が形成されている。したがって、高反射率電極118とアノード給電端子124とは、接合層122、導電膜120、およびSiC基板104を介して電氣的に接続されることとなる。

#### 【0041】

一方、n-AlGa<sub>N</sub>層114の上面には、ITO透明電極126が形成されており、これに続いて、SiO<sub>2</sub>/Ta<sub>2</sub>O<sub>5</sub>からなる誘電体多層膜128が配されている。

また、半導体多層膜106の形成領域を除くSiC基板104上面には、SiO<sub>2</sub>からなる絶縁膜130が形成されており、半導体多層膜106の側面の全面と上面の一部（上面を外周に沿って縁取るような形）には、窒化シリコンからなる絶縁膜132が形成されている。

#### 【0042】

絶縁膜130上には、図8（a）に示すように、方形をしたカソード給電端子134が形成されている。カソード給電端子134は、Ti/Pt/Al膜からなる。

そして、ITO透明電極126の一辺とカソード給電端子134の一辺とが、主に半導体多層膜106の側面に沿って配された配線136によって接続されている。配線136は、Ti/Pt/Al膜からなり、半導体多層膜106とは、前記絶縁膜132によって電氣的に絶縁されている。

#### 【0043】

また、絶縁膜132上には、半導体多層膜106を取り囲むように、「コ」字状に光反

射膜 138 が形成されている。光反射膜 138 は、Ti/Pt/Al 膜からなる。

蛍光体膜 108 は、SiC 基板 104 で受けるような形で、前記半導体多層膜 106 の側面および SiC 基板 104 とは反対側の主面（光取り出し面）を覆うように形成されている。なお、図 8（b）に示すように、前記カソード給電端子 134 の大部分は蛍光体膜 116 から露出している。

#### 【0044】

上記の構成からなる LED チップ 102 において、アノード給電端子 124 とカソード給電端子 134 を介して給電すると、半導体多層膜 106 の発光層 112 から波長 390 nm の近紫外光が発せられる。

ここで、本実施の形態では、誘電体多層膜 116、128 からなるミラー構造の間に半導体多層膜 106 を配する構成となっている。p-AlGaIn 層 110 側のミラー構造の反射率は 99% 以上、n-AlGaIn 層 114 側のミラー構造の反射率は 90% 以上となっており、共振 LED 構造を構成している。発光層 112 から発した波長 390 nm の近紫外光は、n-AlGaIn 層 114 側に設けられた反射率の低い方の誘電体多層膜 128 から出射され、蛍光体層 108 で吸収される。蛍光体層 108 で近紫外光は白色光に変換される。

#### 【0045】

したがって、実施の形態 2 に係る LED ベアチップ 102 は、共振 LED 構造により発光層 112 に対して垂直方向の光取出し効率が良好になる。また、一般に p-AlGaIn 層や n-AlGaIn 層を薄くすると横方向の電流の広がりが増える傾向があり、発光面内での均一な発光を妨げる原因となりうる。特に発光面積が広がるとこの傾向は顕著になる。本実施の形態では、p-AlGaIn 層側は誘電体多層膜を部分的に除去することにより、その略全面に渡って形成された高反射率電極から給電され、n-AlGaIn 層側も全面に ITO 透明電極から給電される構成になっている。その結果、半導体発光層 112 全体に均一に電流を注入することができるので、半導体発光層 112 全体が均一に発光すると共に、動作電圧を下げることもできる。さらに、サファイア基板など絶縁性基板を含んでいないので、静電耐圧が向上する。

#### 【0046】

LED チップ 102 は、実装基板上のパッドにアノード給電端子 124 を直接接合し、別のパッドとカソード給電端子 134 とをボンディングワイヤーによって接続することにより実装される。ここで、LED チップ 102 自体が蛍光体膜を有しており、白色光を発することができるので、当該 LED チップ 102 の実装前に上述した光学的特性検査を実行することが可能となり、当該光学的特性に起因して、実装基板を含む完成品が不良品（規格外）となることを未然に防止することができ、その結果、完成品の歩留まりが向上することとなる点は実施の形態 1 の場合と同様である。また、半導体多層膜を直接的に支持するベース基板の他にサブマウント基板を要する上記従来のもものと比較して小型化を実現することが可能となる点も実施の形態 1 と同様である。

#### 【0047】

また、LED チップ 102 は、アノード給電端子 124 は SiC 基板 104 裏面に配され、カソード給電端子 132 は、SiC 基板 104 上面に配されている。すなわち、両給電端子が、半導体多層膜 106 の光取り出し面よりも SiC 基板 104 側寄りに配されていて、アノード給電端子 124 は、SiC 基板 104 を介して p 側電極（高反射率電極 118）と電気的に接続されていて、カソード給電端子 132 は n 側電極（ITO 透明電極 126）と当該 ITO 透明電極 126 から n-AlGaIn 層 114 における光取り出し面側方へ引き出された配線 136 を介して接続されているので、実装状態で、光取り出し側となる上面側には、ボンディングワイヤー等の出射光を遮るものがなく、影のない光を出射することができる。

#### 【0048】

上記の構成からなる LED チップ 102 の製造方法について、図 9～図 14 を参照しながら説明する。なお、図 9～図 14 では、LED チップ 102 の各構成部分となる素材部

分には2000番台の符号を付し、その下3桁にはLEDチップ102の対応する構成部分に付した番号を用いることとする。

まず、有機金属化学気相成長法(MOCVD法)を用い、図9に示すように、単結晶基板であるサファイア基板140上にn-AlGa<sub>N</sub>層2114、InGa<sub>N</sub>/AlGa<sub>N</sub>多重量子井戸発光層2112、p-AlGa<sub>N</sub>層2110の順に結晶成長によって積層する[工程(a)]。なお、サファイア基板140は、直径2インチ、厚さ300μmの基板である。

#### 【0049】

次に、成長した半導体多層膜2106の一部をマスキングし、残りの部分をサファイア基板140が表れるまでドライエッチングにより除去する。このとき残った半導体多層膜がLEDチップ102を構成する個々の半導体多層膜106(図8(b)参照)となる[工程(b)]。

各半導体多層膜106(p-AlGa<sub>N</sub>層110)上面に、SiO<sub>2</sub>/Ta<sub>2</sub>O<sub>5</sub>からなる誘電体多層膜をRFスパッタ等により形成した後、選択エッチングにより部分的にp-AlGa<sub>N</sub>層110のところまで除去して、誘電体多層膜116を形成する[工程(c)]。さらに、その上から、電子ビーム蒸着等によりRh/Pt/Au膜を形成して、高反射率電極118を作製する[工程(d)]。

#### 【0050】

上記工程(a)～工程(d)と並行して、図10に示す工程(e)を進める。

n型SiC基板2104の片面全面にSiO<sub>2</sub>膜を形成した後、導電膜120形成予定領域に対応するSiO<sub>2</sub>膜部分を除去して、前記絶縁膜130を形成する。そして、当該除去部分に、Ti/Pt/Au膜を形成して前記導電膜120を作製し、さらにその上にAu/Sn膜2122を形成する[工程(e)]。

#### 【0051】

続いて、サファイア基板140上の高反射率電極118とSiC基板1104上の対応するAu/Sn膜2122とが重なるように、当該サファイア基板140とSiC基板2104とを重ねて、押圧しながら、Au/Sn膜2122が300℃程度になるように加熱する[工程(f)]。これによって、高反射率電極118とAu/Sn膜2122とが共晶接合され、Au/Sn膜2122が接合層122となって、高反射率電極118と導電膜120とを物理的・電氣的に接続することとなる。

#### 【0052】

高反射率電極118と接合層122との接合に続いて、工程(g)および工程(h)を行って、半導体多層膜106からサファイア基板140を分離する。なお、本工程(g)及び(h)は、実施の形態1で説明した工程(g)、(h)(図4)と同様なので、その説明については省略する。

工程(g)、(h)によって、サファイア基板140が分離され、当該サファイア基板140からSiC基板2104に半導体多層膜106等が転写されると、工程(i)に進む。工程(i)では、サファイア基板140と接していた面を機械的あるいは化学的手法によって平坦化した後、スパッタリングなどによってn-AlGa<sub>N</sub>層114上面にITO被膜を形成して、ITO透明電極126を作製する。

#### 【0053】

さらに、その上にスパッタリングなどによって、誘電体多層膜116を形成する[工程(j)]。

窒化シリコン膜をスパッタリングなどによって形成して、前記絶縁膜132を作製する[工程(k)]。

続いて、所定の領域にTi/Pt/Au膜を蒸着させて、前記カソード給電端子134、前記配線136、および光反射膜138を同時に形成する[工程(l)]。

#### 【0054】

次に、SiC基板2104の半導体多層膜106の形成されている表側に、実施の形態1の場合と同様、第1の高分子フィルム142を接着する[工程(m)]。

第1の高分子フィルム142の接着後、SiC基板2104の厚さが $100\mu\text{m}$ になるまでその裏側から研磨した後、当該裏面に対し、アノード給電端子124(図8(b))となるTi/Au膜2124を形成する[工程(n)]。

#### 【0055】

次に、SiC基板2104の表側に貼着した第1の高分子フィルム142を剥がし、SiC基板2104の裏側に、ダイシングシートである第2の高分子フィルム144を貼着する[工程(o)]。

続いて、スクリーン印刷によって、蛍光体膜108を形成した後[工程(p)]、ダイシングブレードDBによって個片にダイシングして、LEDチップ102が完成する[工程(q)]。

#### (実施の形態3)

図15(a)は、半導体発光装置である白色LEDアレイチップ202(以下、「LEDアレイチップ202」という。)の平面図であり、図15(b)は、図15(a)においてLEDアレイチップ202をC・C線で切断した断面図である。なお、当該断面図は、図15(a)において、E・E線またはF・F線に沿って切断した場合もほぼ同様に表される。また、図15(a)は、後述する蛍光体層208(図15(b)参照)を除いた状態を示している。

#### 【0056】

LEDアレイチップ202は、図15に示すように、9個のLED(D1~D9)が3行3列のマトリックス状に配列されて構成されている。LEDアレイチップ202のサイズは約 $1.2\text{mm}$ 角である。D1~D9の各々は、主に光取り出し効率を改善するための凹凸構造およびn側電極のパターンが異なる以外は、実施の形態1のLEDチップ2と基本的に同様の構成をしている。D1~D9は、図15(c)に示すように、行方向に3個ずつ直列に接続されたものが、並列に接続されてなる、いわゆる直・並列に接続されてLEDアレイを構成している。なお、各LED間の接続の態様については後述する。

#### 【0057】

図15(b)に示すように、LEDアレイチップ202は、半導体多層膜を支持するベース基板としてAlN基板204を有している。

各LEDを構成する半導体多層膜206は、AlN基板204側から順に、実施の形態1のLEDチップ2(図1)と同様、p-AlGaIn層210、InGaIn/AlGaIn多重量子井戸発光層212、n-AlGaIn層214から成っている。p-AlGaIn層210には、Rh/Pt/Auからなる高反射率電極であるp側電極216が設けられている。一方、AlN基板204表面には、Ti/Pt/Auからなる導電膜218が形成されており、当該導電膜218と前記p側電極216とがAu/Snからなる接合層220を介して物理的・電氣的に接続されている。n-AlGaIn層214の上面(半導体多層膜206における光取り出し面)は、光取り出し効率を改善するために凹凸に加工されて凹凸構造222を呈している。

#### 【0058】

各半導体多層膜206におけるn-AlGaIn層214上面には、その一辺に沿って、Ti/Pt/Alからなるn側電極226が形成されている。各半導体多層膜206の上面の一部および側面を覆うように、窒化シリコンからなる絶縁膜228が形成されている。

続いて、D4~D6間の直列接続の態様について説明する。

D4の導電膜218とD5のn側電極226とがブリッジ配線234Aによって接続され、D5の導電膜218とD6のn側電極226とがブリッジ配線234Bによって接続されて、D4、D5、D6がこの順に直列接続されている。同様にして、D1、D2、D3がこの順に、D7、D8、D9がこの順に直列接続されている。

#### 【0059】

AlN基板204上面の紙面に向かって左半分の領域には、Ti/Pt/Alからなるアノード給電端子230が形成されており、右半分の領域には、同じくTi/Pt/Alからなるカソード給電端子232が形成されている。

そして、D4のn側電極226が配線236Aを介して前記アノード給電端子230に電氣的に接続されている。同様に、D1、D7のn側電極226もアノード給電端子230に接続されていて、これにより、D1、D4、D7の各n側電極226が電氣的に並列に接続されることとなる。

#### 【0060】

また、D6の導電膜218は、カソード給電端子232と重なる位置まで延設されており、当該重なり部分で接続されている。同様に、D3、D9の導電膜もカソード給電端子232と接続されていて、これにより、D3、D6、D9の各p側電極216が電氣的に並列に接続されることとなる。

上記の説明から分かるように、アノード給電端子230とカソード給電端子232は、直列接続されたLED列同士を並列に接続するための配線としても機能する。また、A1N基板204上面において、半導体多層膜206形成領域以外の領域の大半を占めるように形成されたアノード給電端子230とカソード給電端子232は、光反射膜としても機能する。

#### 【0061】

上記のように直・並列に接続され、マトリックス状に配されたD1～D9の9個のLEDは、その配置面積よりも一回り大きな面積の主面を有するA1N基板204のなかほどに配されており、当該A1N基板204で受けるような形で、各LED（半導体多層膜）の側面およびA1N基板204とは反対側の主面を覆うように蛍光体膜208が形成されている。なお、蛍光体膜208は、実施の形態1のものと同様の組成のものをを用いることができる。

#### 【0062】

A1N基板204の裏面には、Ti/Au膜238が形成されている。

上記の構成からなるLEDアレイチップ202において、アノード給電端子230とカソード給電端子232を介して給電すると、D1～D9の各発光層212から波長390nmの近紫外光が発せられる。発光層212から発した近紫外光の大半は、n-AlGaIn層214側から出射され、蛍光体膜208で吸収される。蛍光体膜208で近紫外光は白色光に変換される。

#### 【0063】

LEDアレイチップ202は、p側電極216を高反射率電極で構成したことにより半導体多層膜206からの光取り出し効率が大幅に改善される。また、光取り出し面となる前記n-AlGaIn層214上面に設けられた凹凸構造222によっても、半導体多層膜206からの光取り出し効率が向上する。さらに、光反射膜として機能するアノード給電端子230、カソード給電端子232によって、LEDアレイチップ202からの光取り出し効率が改善される。

#### 【0064】

LEDアレイチップ202は、実装基板上のパッドにTi/Au膜238を直接接合することにより実装される。そして、実装基板上に形成された給電用のパッドとアノード給電端子230、カソード給電端子232がワイヤボンディングによって接続される。

ここで、LEDアレイチップ202自体が蛍光体膜を有しており、白色光を発することができること等によって奏される効果は、上述した実施の形態1および2の場合と同様である。

#### 【0065】

上記の構成からなるLEDアレイチップ202の製造方法について、図16～図19を参照しながら説明する。なお、図16～図19では、LEDアレイチップ202の各構成部分となる素材部分には3000番台の符号を付し、その下3桁にはLEDアレイチップ202の対応する構成部分に付した番号を用いることとする。

まず、有機金属化学気相成長法(MOCVD法)を用い、図16に示すように、単結晶基板であるサファイア基板240上にn-AlGaIn層3214、InGaIn/AlGaIn多重量子井戸発光層3212、p-AlGaIn層3210の順に結晶成長によって積層

する[工程(a)]。なお、サファイア基板240は、直径2インチ、厚さ300 $\mu$ mの基板である。

#### 【0066】

次に、成長した半導体多層膜3206の一部をマスキングし、残りの部分をサファイア基板240が表れるまでドライエッチングにより除去する。このとき残った半導体多層膜がLEDアレイチップ202を構成する個々の半導体多層膜206(図15(b)参照)となる[工程(b)]。

続いて、個々の半導体多層膜206(p-AlGa<sub>0.3</sub>N層210)上面にRh/Pt/Au膜を電子ビーム蒸着法等により形成して、p側電極216を作製する[工程(c)]。

#### 【0067】

上記工程(a)~工程(c)と並行して、図17に示す工程(d)を進める。

工程(d)では、AlN基板3204の上面の所定範囲にTi/Pt/Au膜を形成して、前記導電膜218を作製し、導電膜218の一部に前記接合層220となるAu/Sn膜3220を形成する。一方、AlN基板3204の裏面全面には、Ti/Au膜2238をメッキによって形成する。

#### 【0068】

続いて、サファイア基板240上のp側電極216とAlN基板3204上の対応するAu/Sn膜3220とが重なるように、当該サファイア基板240とAlN基板3204とを重ねて、押圧しながら、Au/Sn膜3220が300℃程度になるように加熱する[工程(e)]。これによって、p側電極216とAu/Sn膜3220とが共晶接合され、Au/Sn膜3220が接合層220となって、p側電極216と導電膜218とを物理的・電氣的に接続することとなる。

#### 【0069】

p側電極216と導電膜218との接合層220を介した接合に続いて、工程(f)および工程(g)を行って、半導体多層膜206からサファイア基板240を分離する。なお、本工程(f)及び(g)は、実施の形態1で説明した工程(g)、(h)(図4)と同様なので、その説明については省略する。

上記のようにして、サファイア基板240が分離され、当該サファイア基板240からAlN基板3204に半導体多層膜206等が転写されると、工程(h)に進む。工程(h)では、絶縁と表面保護を目的に高周波スパッタ等により窒化シリコン膜を形成し、絶縁膜228を作製する。窒化シリコン膜は、半導体多層膜206(n-AlGa<sub>0.3</sub>N層214)上面の周縁部および半導体多層膜6の側面に渡って形成する。

#### 【0070】

次に、n-AlGa<sub>0.3</sub>N層214の露出表面に対し、KOH溶液などを用いた異方性エッチングを施して、前記凹凸構造222を形成する[工程(i)]。

所定領域にTi/Pt/Au膜を形成して、前記n側電極226、ブリッジ配線234A、B、配線236、アノード給電端子230、およびカソード給電端子232を同時に作製する[工程(j)]。

#### 【0071】

続いて、スクリーン印刷によって、蛍光体膜208を形成した後[工程(k)]、AlN基板3204の裏面側にダイシングシートである高分子フィルム242を貼り付けて、ダイシングブレードDBによって個片にダイシングして、LEDアレイチップ202が完成する[工程(l)]。

なお、上記実施の形態では、一のLEDアレイチップを9個のLED(発光素子)で構成し、略1.2mm角のサイズにしたが、LEDアレイチップを構成するLED(発光素子)の数と当該LEDアレイチップのサイズはこれに限定するものではない。任意の個数のLED(発光素子)でLEDアレイチップを構成することが可能である。

(実施の形態4)

図20は、実施の形態1に係るLEDチップ2(図1参照)を有した照明モジュールである白色LEDモジュール(以下、単に「LEDモジュール」と称する。)300の外観

斜視図である。LEDモジュール300は、後述する照明器具332(図23)に装着して用いられるものである。

#### 【0072】

LEDモジュールは、直径5cmの円形をしたAlNからなるセラミックス基板302と217個の樹脂レンズ304とを有している。セラミックス基板302には照明器具332に取り付けるためのガイド凹部306や、照明器具332からの給電を受けるための端子308、310が設けられている。

図21(a)はLEDモジュール300の平面図、図21(b)は図21(a)におけるG・G線断面図、図21(c)は、図21(b)におけるチップ実装部分の拡大図をそれぞれ示している。

#### 【0073】

図21(c)に示すように、セラミックス基板302の下面には放熱特性を改善するための金メッキ312が施されている。

図21(a)において円形に見える各レンズの中心に対応するセラミックス基板302の上に、LEDチップ2が1個ずつ(全部で217個)実装されている。

セラミックス基板302は、厚さ0.5mmでAlNを主材料とする2枚のセラミックス基板314、316が積層されてなるセラミックス基板である。なお、セラミックス基板314、316の材料としては、AlN以外に $Al_2O_3$ 、BN、MgO、ZnO、SiC、ダイヤモンド等が考えられる。

#### 【0074】

LEDチップ2は、下層のセラミックス基板316に実装されている。上層のセラミックス基板314にはLEDチップ2を実装する空間を創出するテーパ状の貫通孔318が開設されている。

LEDチップ2の各実装位置に対応するセラミックス基板316上面には、図22(b)に示すような、カソードパッド320とアノードパッド322が形成されている。各パッド320、322にはCuの表面にAuメッキを行ったものが用いられている。各パッド320、322にはPbSnハンダが載せられ、LEDチップ2のカソード給電端子32、アノード給電端子30(図1参照)が接合される。

#### 【0075】

或いは、LEDチップ2の給電端子32、30に、AuSnハンダをメッキしておけば、各パッド320、322にハンダを載せる工程が不要となる。全パッドにLEDチップ2を配した後、リフロー炉を通してセラミック基板302の温度をハンダが溶ける温度まで上昇させれば、一度に、217個全てのLEDチップ2を接合することができる。ここでは触れないが、パッドの形状、ハンダの量、LEDチップ2の給電端子の形状等を最適化しておけば、上記したリフロー半田付けは可能である。なお、ハンダによらず銀ペーストやバンプにより接合しても構わない。

#### 【0076】

ここで、実装に供されるLEDチップ2は、実装前に実施される色ムラや色温度等の光学的特性検査に合格したものである。すなわち、本実施の形態によれば、LEDチップ2自体が蛍光体層を有しており、白色光を発することができるので、既述したように、当該LEDチップ2の実装前に上記光学的特性検査を実行することが可能となり、当該光学的特性に起因して、LEDモジュールが不良品(規格外)となることを未然に防止することができるのである。その結果、完成品(LEDモジュール)の歩留まりが向上することになる。

#### 【0077】

図21(c)に示すように、上層のセラミックス基板314に開設された前記貫通孔318の側壁及び当該セラミックス基板314の上面にはアルミ反射膜324が形成されている。

セラミックス基板316にLEDチップ2を実装後、第1の樹脂としてシリコン樹脂326等でLEDチップ2を覆い、更に第2の樹脂としてエポキシ樹脂328などを用い

たインジェクションモールドによりレンズ304を形成する。

#### 【0078】

217個のLEDチップ2は、セラミックス基板316上面に形成された配線パターン330によって、31直列7並列に接続されている。

図22(a)は、レンズ304および上層のセラミックス基板314を取り除いた状態のLEDモジュール300の平面図である。LEDチップ2それぞれの実装位置のセラミックス基板316表面は、上述したようにアノードパッド322とカソードパッド320(図22(b))が配されている。

#### 【0079】

そして各LEDチップ2と接続された各アノードパッド322と各カソードパッド320間が、LEDチップ2が31個ずつ直列に接続され、当該直列に接続された7グループのLEDチップ同士が並列に接続されるように、配線パターン330によって接続されている。配線パターン330の一端部側はスルーホール(不図示)を介して、図21(a)に示す正極端子308と接続され、他端部はスルーホール(不図示)を介して同図に示す負極端子210と接続されている。

#### 【0080】

上記のように構成されたLEDモジュール300は、照明器具332に取り付けられて使用される。LEDモジュール300と照明器具332とで照明装置334が構成される。

図23(a)に照明装置334の概略斜視図を、図21(b)に照明装置334の底面図を示す。

#### 【0081】

照明器具332は、例えば、室内の天井などに固定される。照明器具332は商用電源からの交流電力(例えば、100V、50/60Hz)を、LEDモジュール300を駆動するのに必要な直流電力に変換する電源回路(不図示)を備えている。

図24を参照にしながら、LEDモジュール300の照明器具332への取り付け構造について説明する。

#### 【0082】

照明器具332はLEDモジュール300がはめ込まれる円形凹部336を有している。円形凹部336の底面は、平坦面に仕上げられている。円形凹部336の内壁の開口部寄り部分には、雌ねじ(不図示)が切られている。また、当該雌ねじと底面との間における内壁から、フレキシブルな給電端子338、340とガイド片342とが突出されている。なお、給電端子338が正極、給電端子340が負極である。

#### 【0083】

LEDモジュール300を照明器具332へ取り付けるための部材として、シリコンゴム製のOリング344とリングねじ346とが備えられている。リングねじ346は略矩形断面を有するリング状をしており、その外周には、不図示の雄ねじが形成されている。また、リングねじ346は、その周方向の一部が切りかかれてなる切り欠き部346Aを有している。

#### 【0084】

続いて、取り付け手順を説明する。

まず、LEDモジュール300を円形凹部にはめ込む。このとき、LEDモジュール300のセラミックス基板302が、給電端子338、340と円形凹部336の底面との間に位置するとともに、ガイド凹部306とガイド片342とが係合するようにはめ込む。ガイド凹部306とガイド片342とで、正極端子308、負極端子310と対応する給電端子338、340との位置合わせがなされる。

#### 【0085】

LEDモジュール300がはめ込まれると、Oリング344を装着した後、リングねじ346を円形凹部336にねじ込んで固定する。これにより、正極端子308と給電端子338、負極端子310と給電端子340とが密着し、電氣的に確実に接続されること

になる。また、セラミックス基板302のほぼ全面と円形凹部336の平坦な底面とが密着することになり、LEDモジュール300で発生した熱が照明器具332へ効果的に伝達され、LEDモジュール300の冷却効果が向上することになる。なお、LEDモジュール300の照明器具332への熱伝達効率を更に上げるため、セラミックス基板302と円形凹部336の底面にシリコングリスを塗布することとしても良い。

#### 【0086】

上記の構成からなる照明装置334において、商業電源から給電がなされると、前述したように、各LEDチップ2から白色光が発され、レンズ304を介して放射される。

LEDモジュール300に対して電流を1A流したときの典型的な特性として、全光束は4,000lm、中心光度10,000cdであった。また、その発光スペクトルは図25に示すとおりであった。

#### 【0087】

ここまでは、半導体発光装置を照明モジュールや照明装置等の照明用途に用いる例を紹介してきたが、これに限らず、本発明に係る半導体発光装置は表示用途に用いることができる。すなわち、本発明に係る半導体発光装置を表示素子の光源として利用しても構わない。表示素子としては、例えば、LEDチップをパッケージングしてなる表面実装型(SMD)LEDが挙げられる。表面実装型LEDは、例えば、セラミックス基板上に半導体発光装置(LEDチップ)をマウントし、当該半導体発光装置を透明のエポキシ樹脂で封止した構造を有するものである。

#### 【0088】

表面実装型LEDは、単体であるいは複数個同時に使用される。単体で使用される例としては、テレビやビデオ、エアコンといった家電製品のリモコンに搭載される場合や、あるいは当該家電製品の電源ランプとして用いられる場合等がある。複数同時に使用される例としては、文字、数字、記号等を表示するドット・マトリックス表示装置の各ドットとして用いられる場合が挙げられる。

#### 【0089】

以上、本発明を実施の形態に基づいて説明してきたが、本発明は上記形態に限らないことは勿論であり、例えば、以下のような形態とすることも可能である。

(1) 上記実施の形態1～3では、サファイア基板(単結晶基板)上に半導体多層膜を結晶成長によって形成した後、当該サファイア基板上において、半導体多層膜をLED(アレイ)チップ(半導体発光装置)単位に分割することとした(図2工程(b)、図9工程(b)、図16工程(b))。しかしながら、これに限らず、半導体多層膜の上記分割はサファイア基板上では行わず、最終的にLED(アレイ)チップを構成することとなるベース基板(高抵抗Si基板1004(図3等)、n型SiC基板2104(図10等)、AlN基板3204(図17等))に、結晶成長した半導体多層膜の全部を転写した後に、当該ベース基板上で行うこととしてもよい。

#### 【産業上の利用可能性】

#### 【0090】

以上のように、本発明に係る半導体発光装置は、実装前に色むら等の光学的検査を必要とする照明分野などに適する。

#### 【図面の簡単な説明】

#### 【0091】

【図1】実施の形態1に係るLEDチップを示す図である。(a)は蛍光体層を除いた状態の平面図であり、(b)は(a)におけるA・A線断面図であり、(c)は下面図である。

【図2】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図3】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図4】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図5】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図6】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図 7】実施の形態 1 に係る LED チップの製造工程の一部を示す図である。

【図 8】実施の形態 2 に係る LED チップを示す図である。(a) は蛍光体層を除いた状態の平面図であり、(b) は (a) における B・B 線断面図である。

【図 9】実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 10】実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 11】実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 12】実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 13】実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 14】実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 15】実施の形態 3 に係る LED アレイチップを示す図である。(a) は蛍光体層を除いた状態の平面図であり、(b) は (a) における C・C 線断面図であり、(c) は LED アレイチップ内の接続図である。

【図 16】実施の形態 3 に係る LED アレイチップの製造工程の一部を示す図である。

。【図 17】実施の形態 3 に係る LED アレイチップの製造工程の一部を示す図である。

。【図 18】実施の形態 3 に係る LED アレイチップの製造工程の一部を示す図である。

。【図 19】実施の形態 3 に係る LED アレイチップの製造工程の一部を示す図である。

。【図 20】実施の形態 4 に係る白色 LED モジュールの斜視図である。

【図 21】(a) は上記白色 LED モジュールの平面図であり、(b) は (a) における G・G 線断面図であり、(c) は、(b) におけるチップ実装部の拡大図である。

。【図 22】(a) は上記白色 LED モジュールにおける配線パターンを示す図であり、(b) は、白色 LED モジュールを構成するセラミックス基板上に形成されるパッドパターンを示す図である。

【図 23】(a) は実施の形態 4 における照明装置を示す斜視図であり、(b) は当該照明装置の下面図である。

【図 24】実施の形態 4 における照明装置の分解斜視図である。

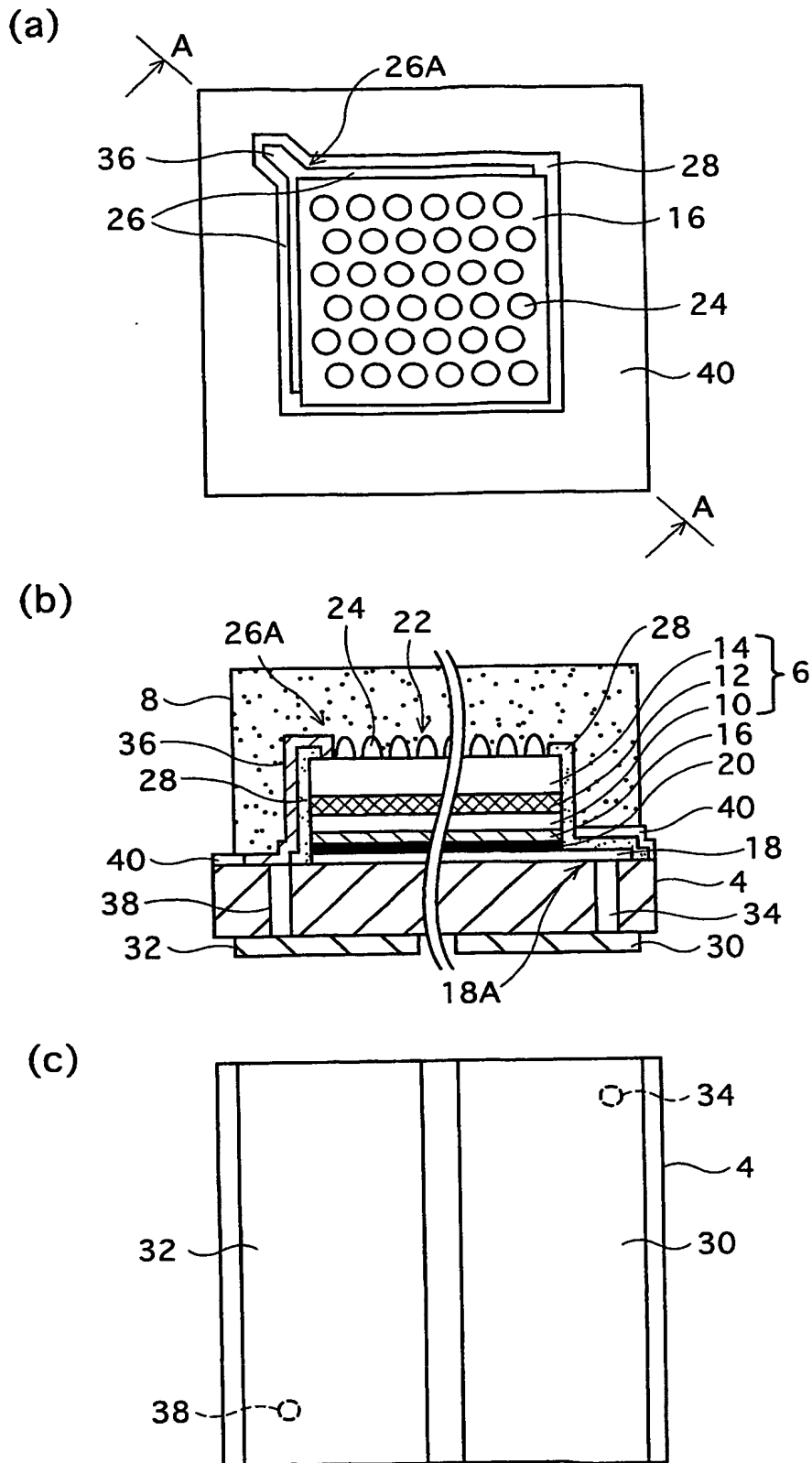
【図 25】実施の形態 4 における照明装置の発光スペクトルを示す図である。

#### 【符号の説明】

##### 【0092】

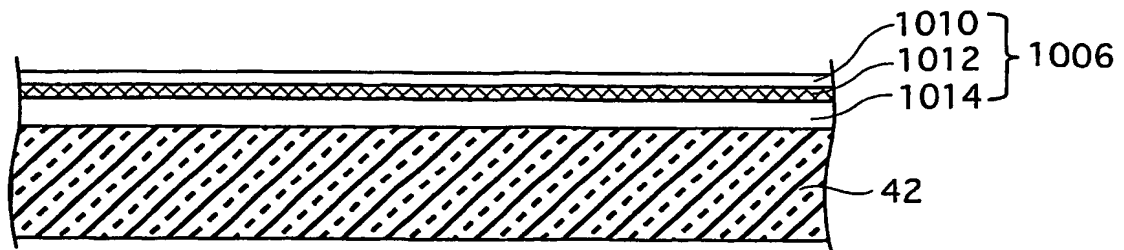
2、102	白色 LED チップ
4	高抵抗 Si 基板
6、106、206	半導体多層膜
8、108、208	蛍光体膜
10、110、210	p-AlGaIn 層
12、112、212	InGaIn/AlGaIn 多重量子井戸発光層
14、114、214	n-AlGaIn 層
16	高反射率電極
22、222	凹凸構造
104	n 型 SiC 基板
202	白色 LED アレイチップ
204	AlN 基板
216	p 側電極

【書類名】 図面  
【図 1】

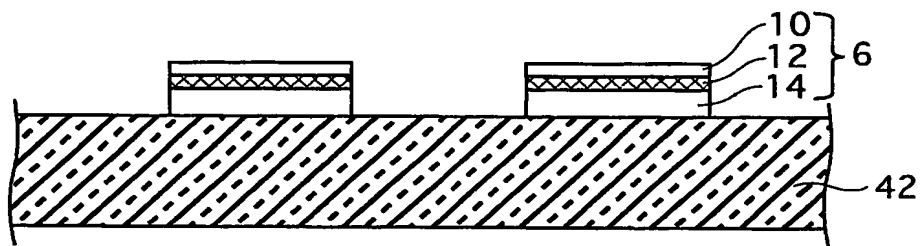


【図 2】

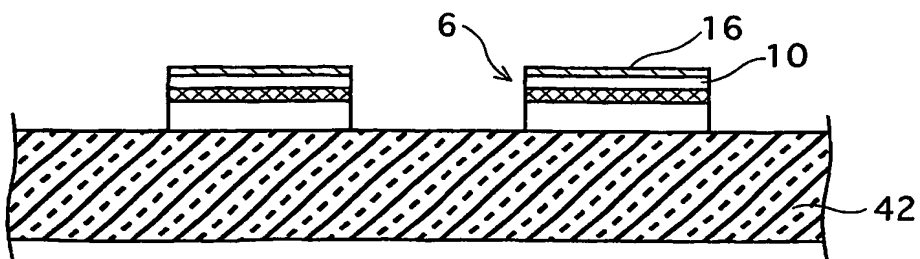
(a)



(b)

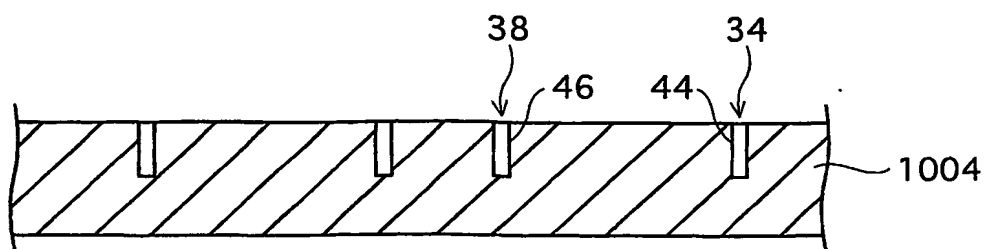


(c)

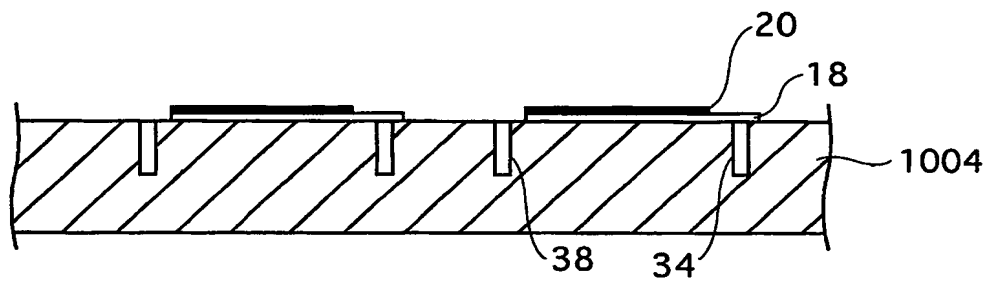


【図 3】

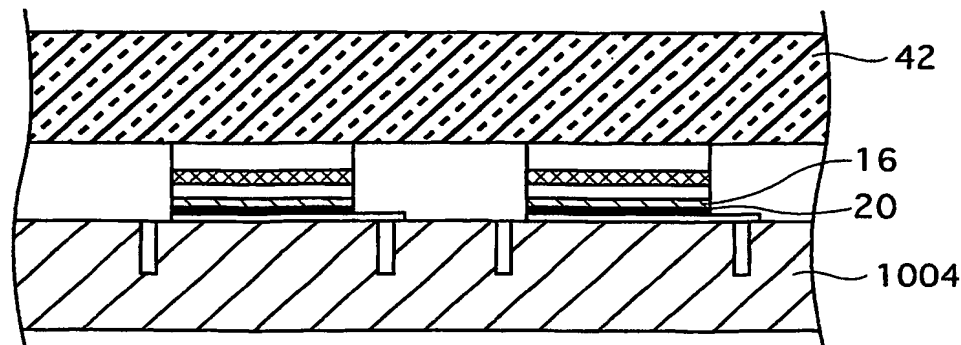
(d)



(e)

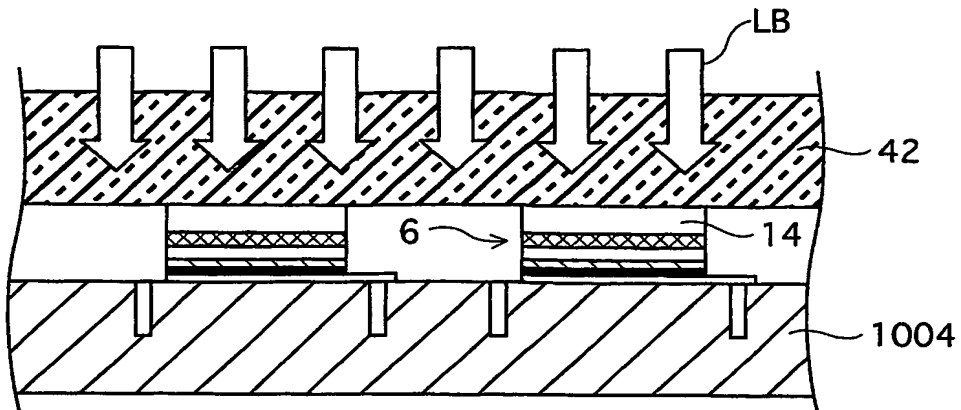


(f)

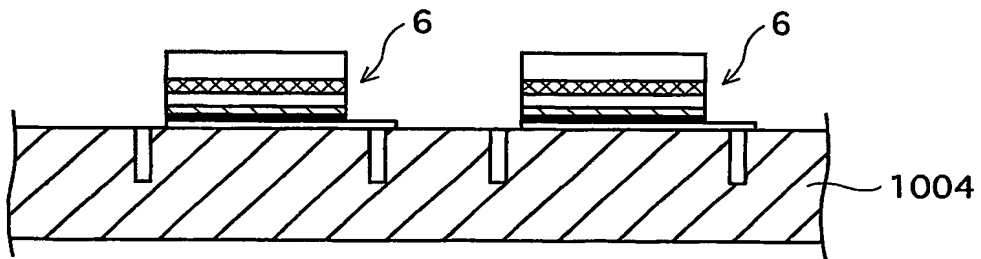


【図 4】

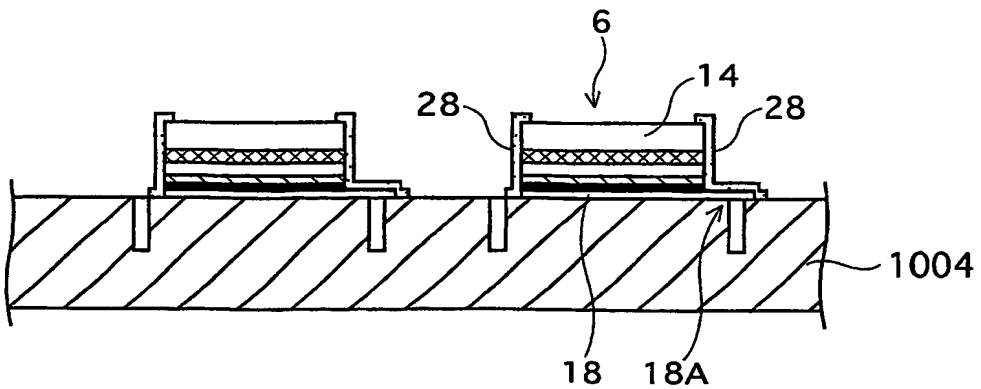
(g)



(h)

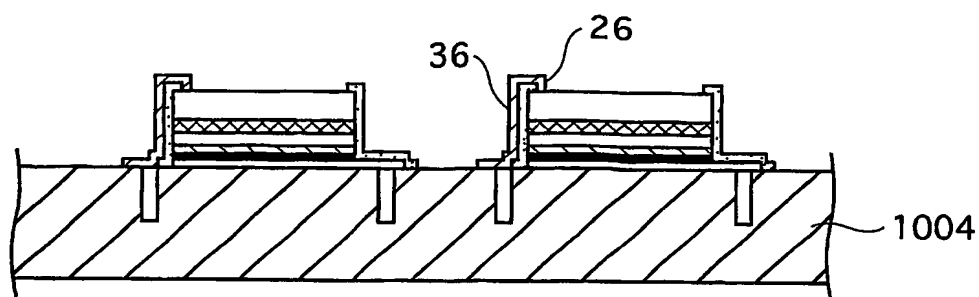


(i)

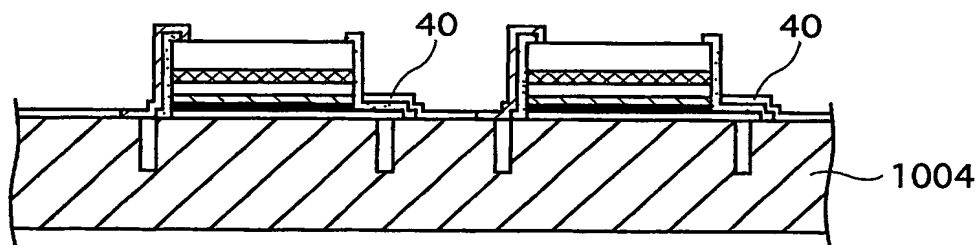


【図 5】

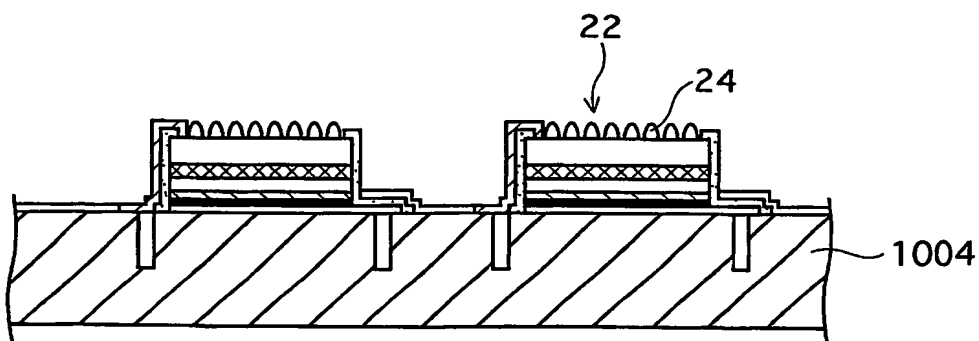
(j)



(k)

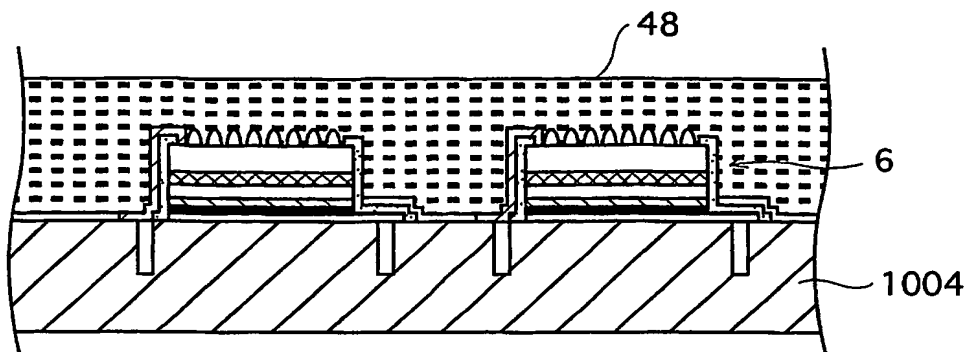


(l)

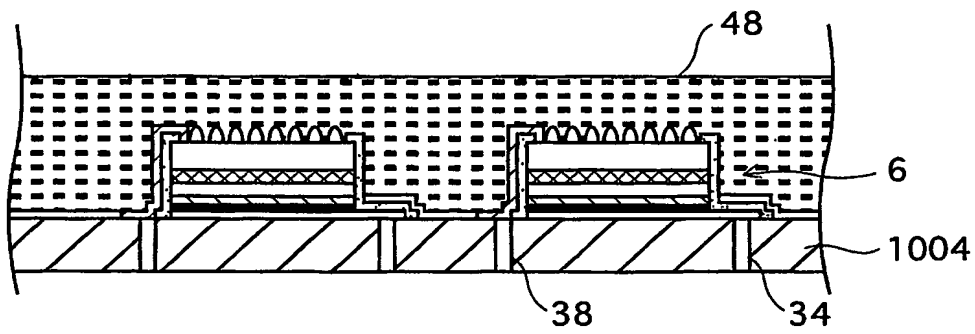


【図 6】

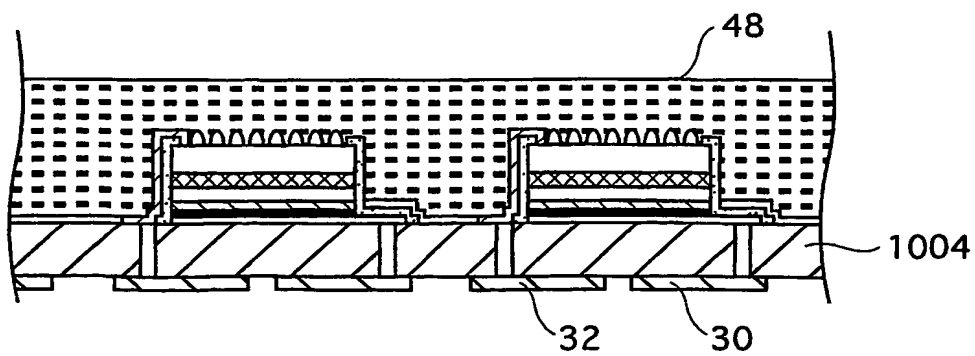
(m)



(n)

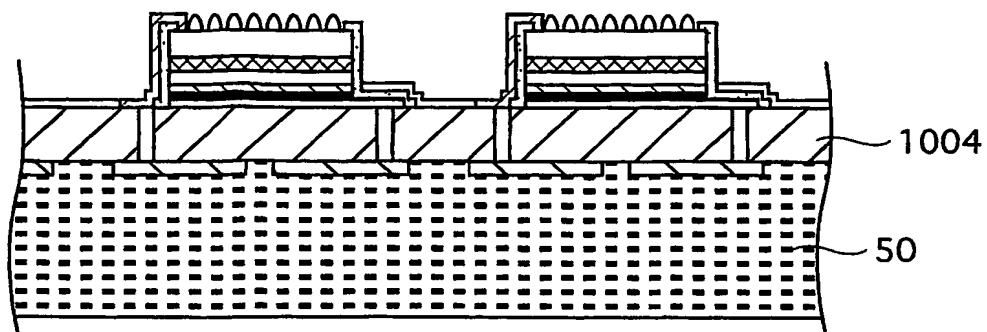


(o)

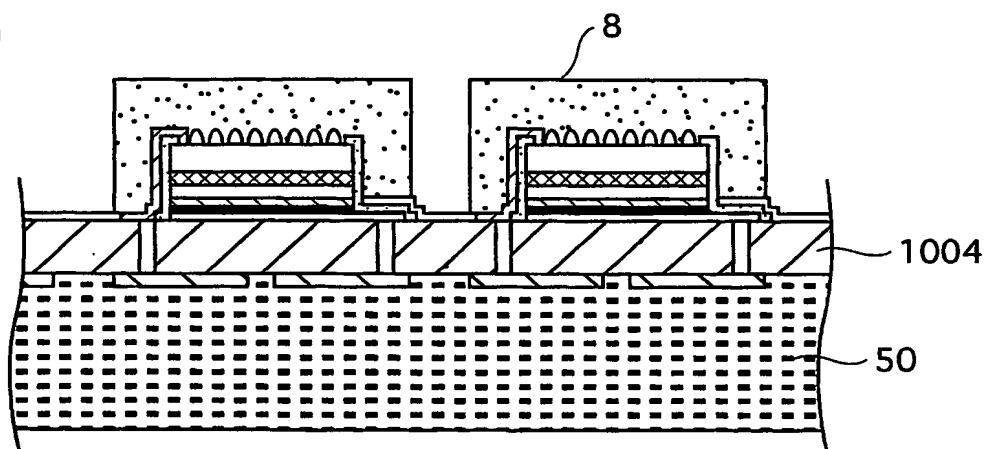


【図 7】

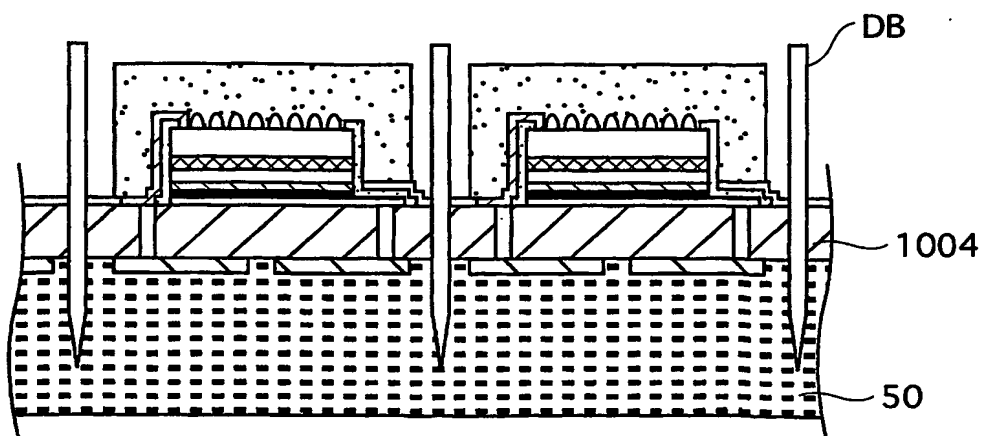
(p)



(q)

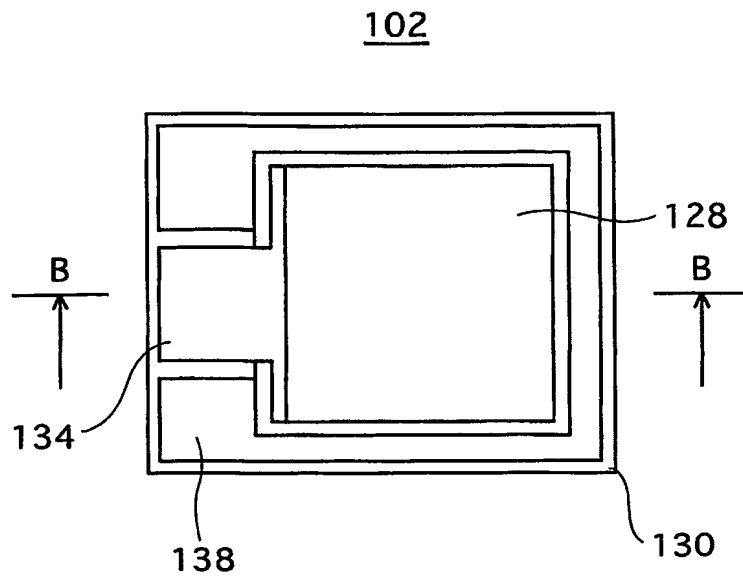


(r)

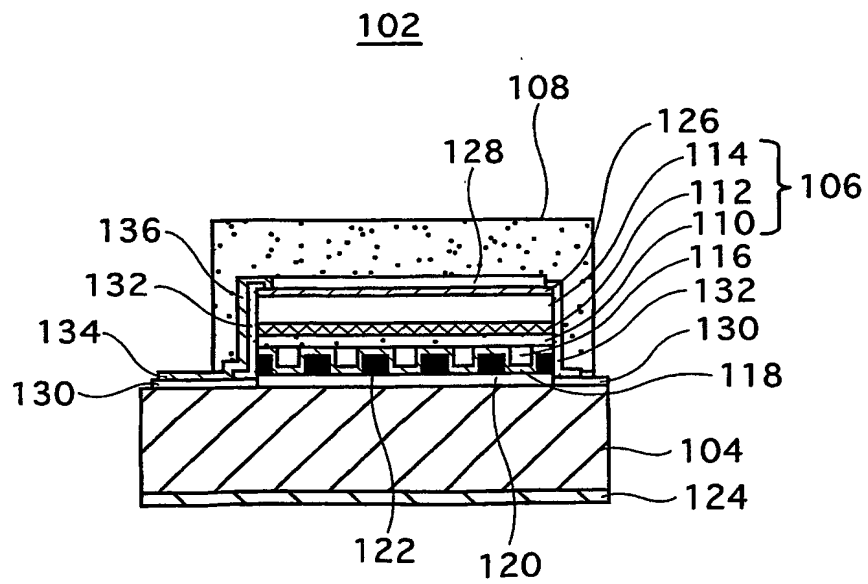


【図 8】

(a)

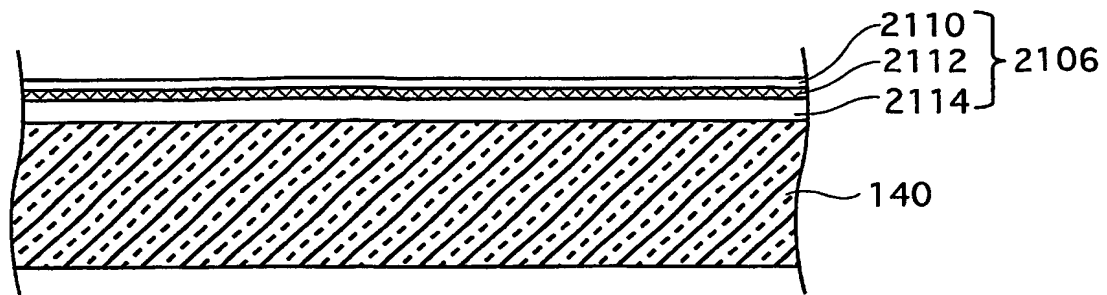


(b)

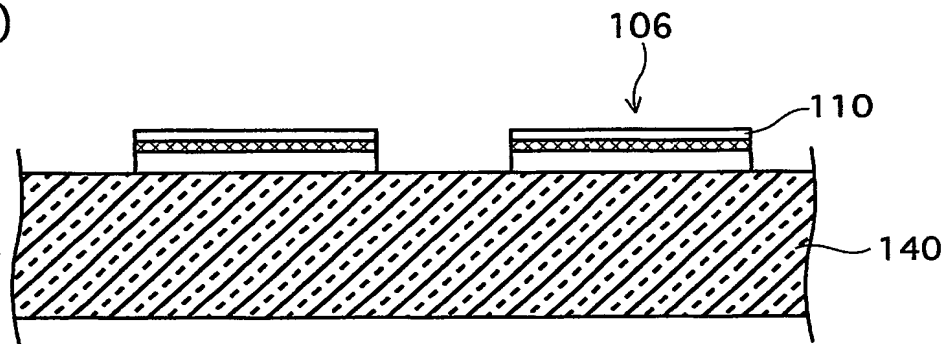


【図 9】

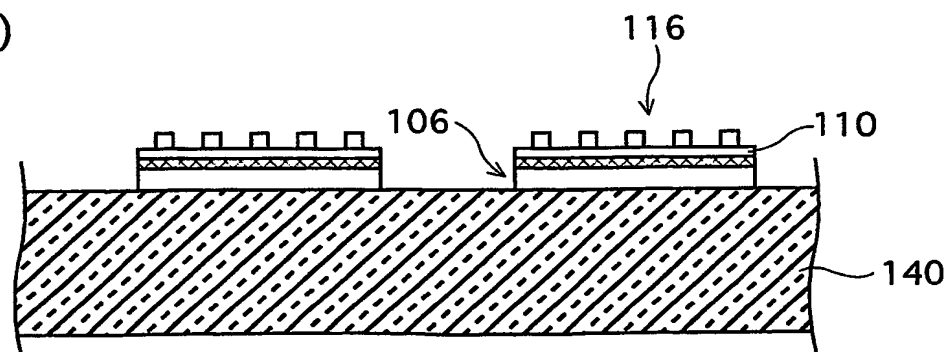
(a)



(b)

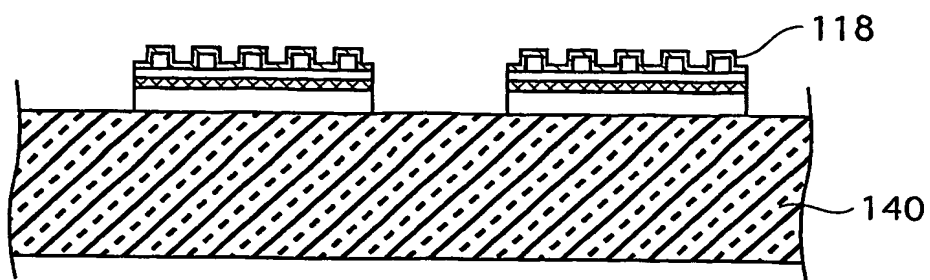


(c)

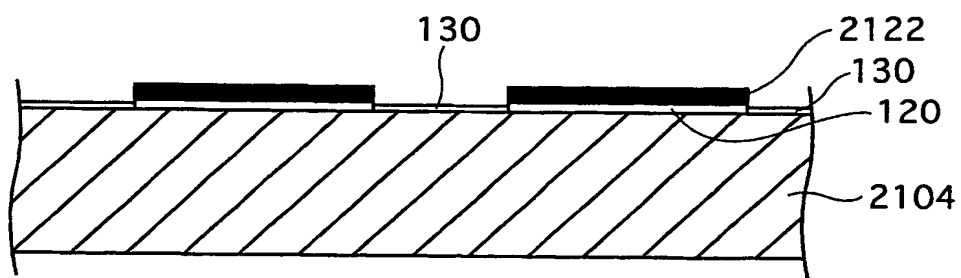


【図 10】

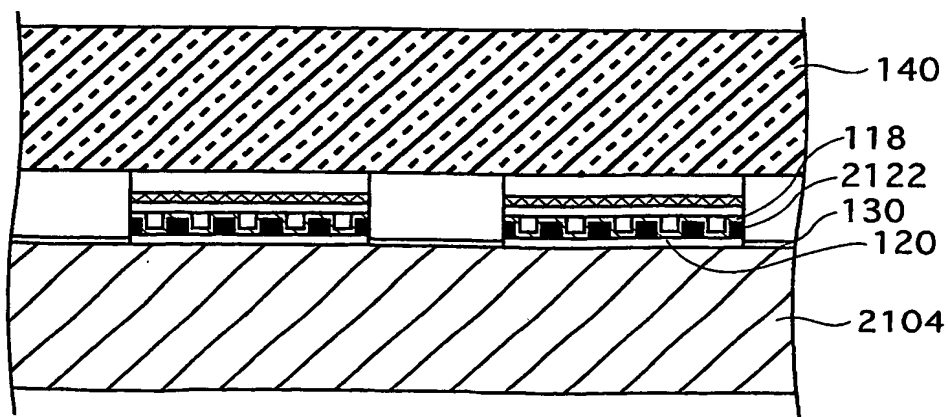
(d)



(e)

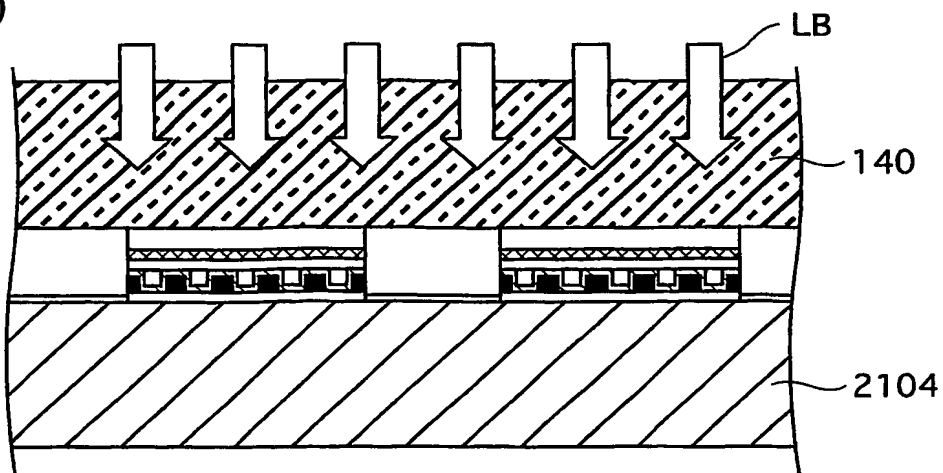


(f)

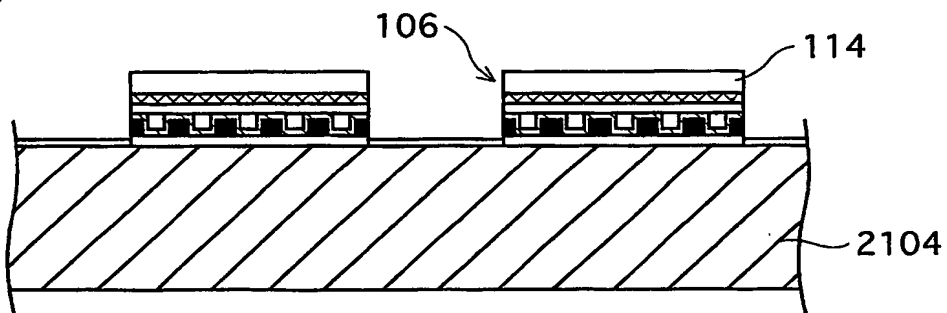


【図 11】

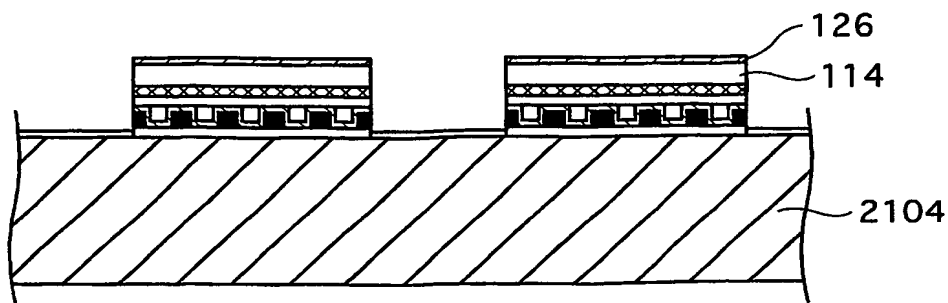
(g)



(h)

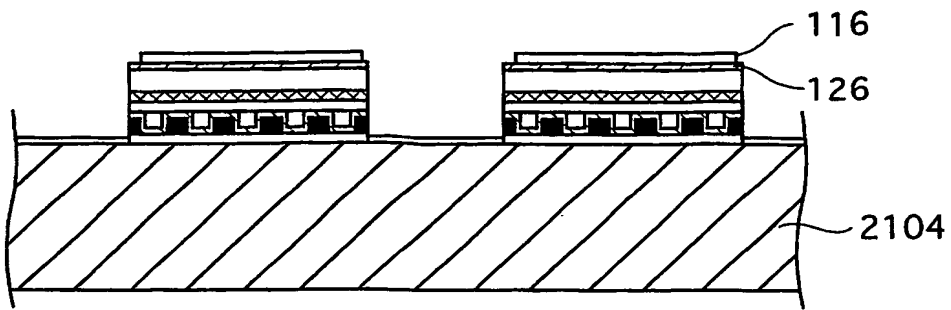


(i)

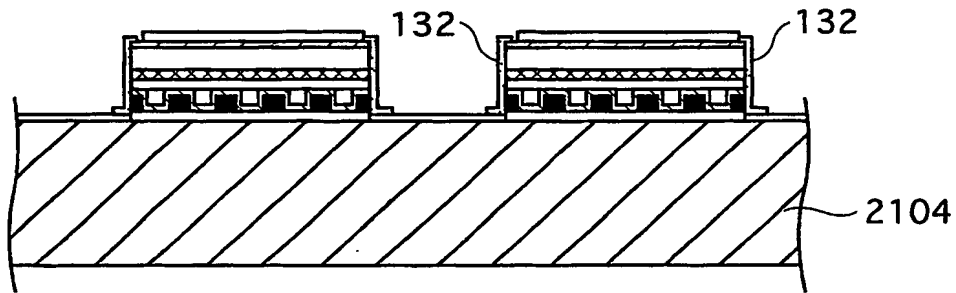


【図 12】

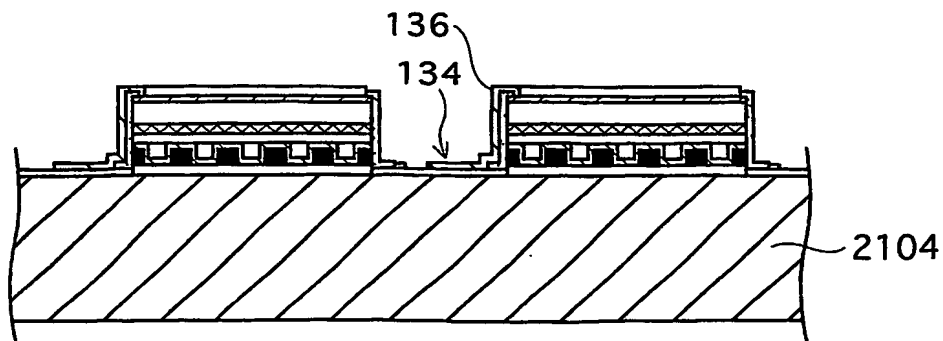
(j)



(k)

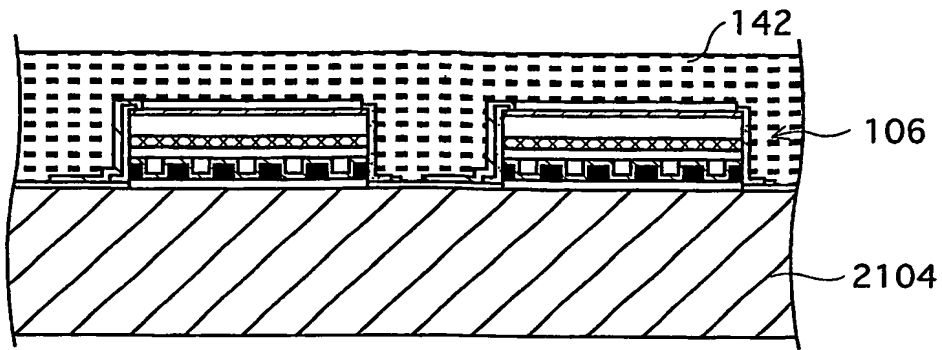


(l)

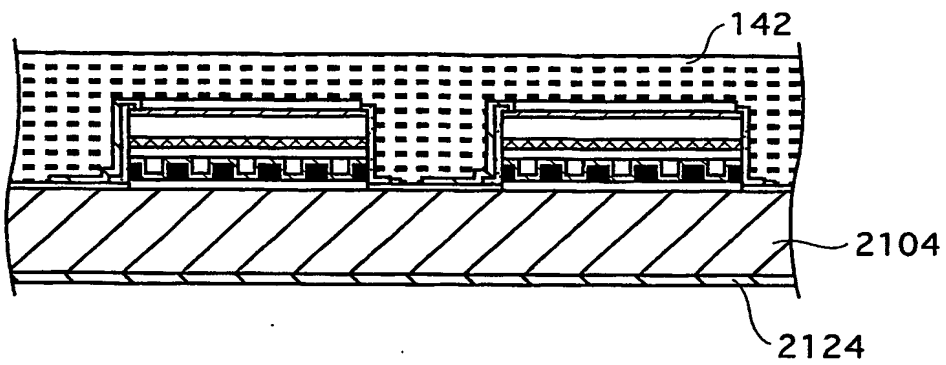


【図 13】

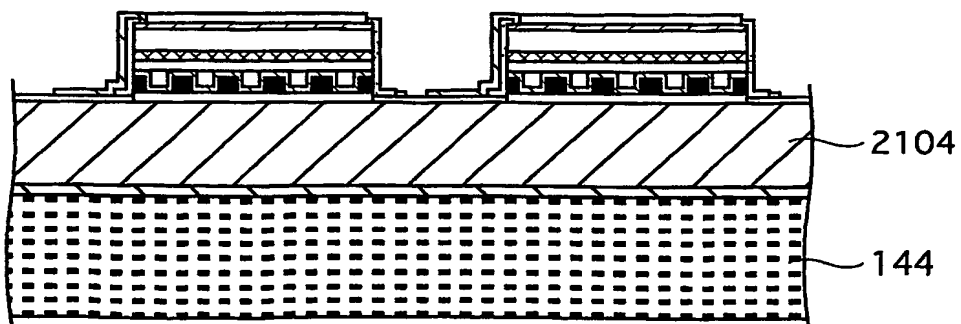
(m)



(n)

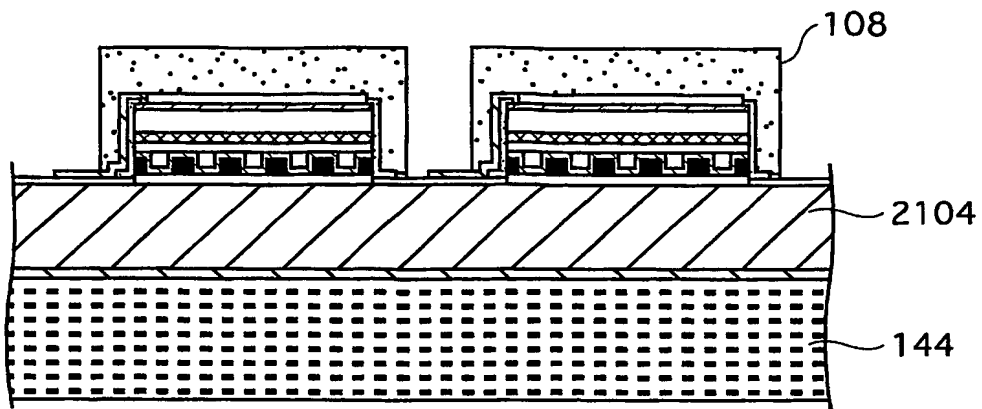


(o)

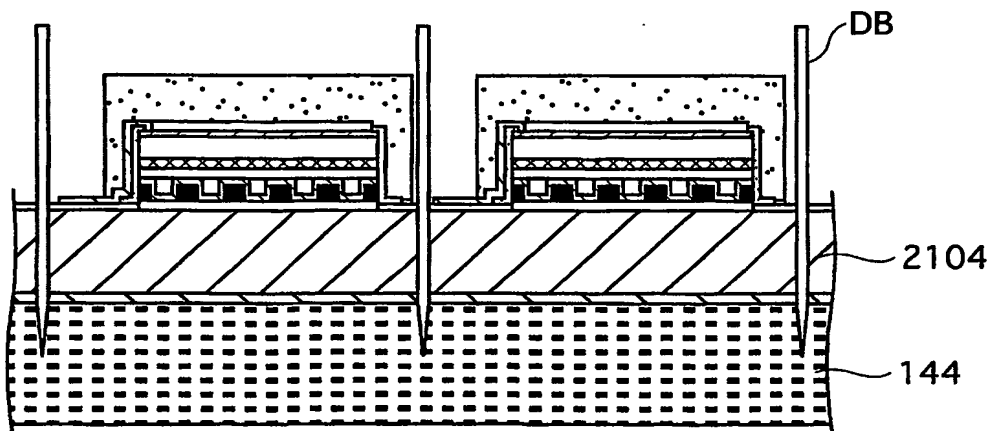


【図 14】

(p)

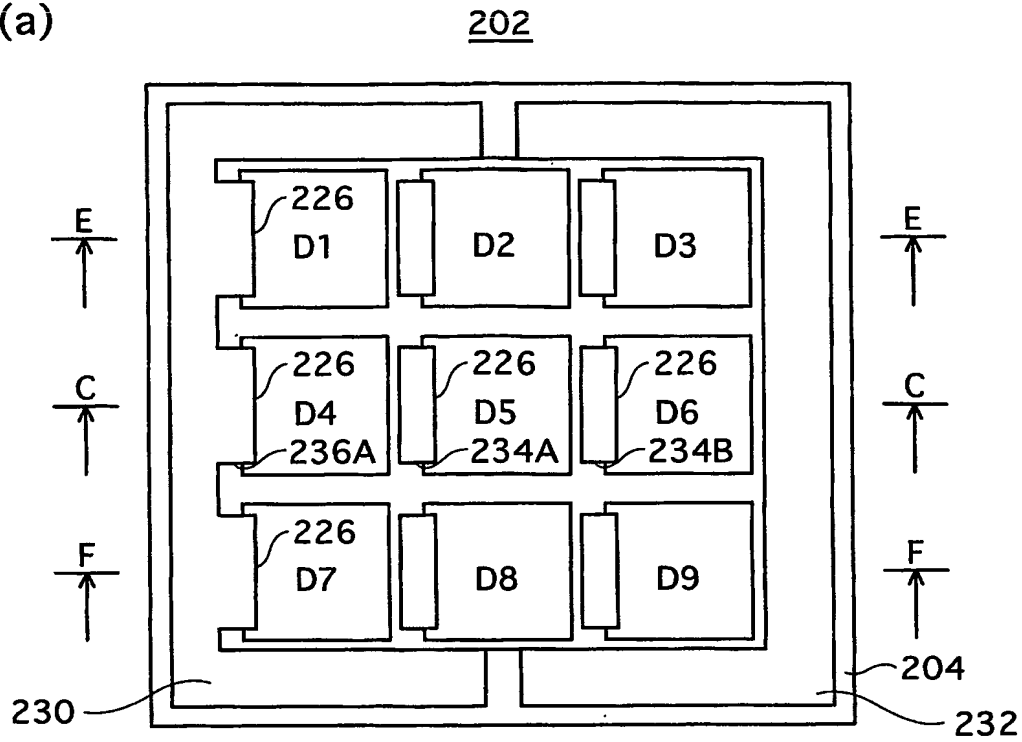


(q)

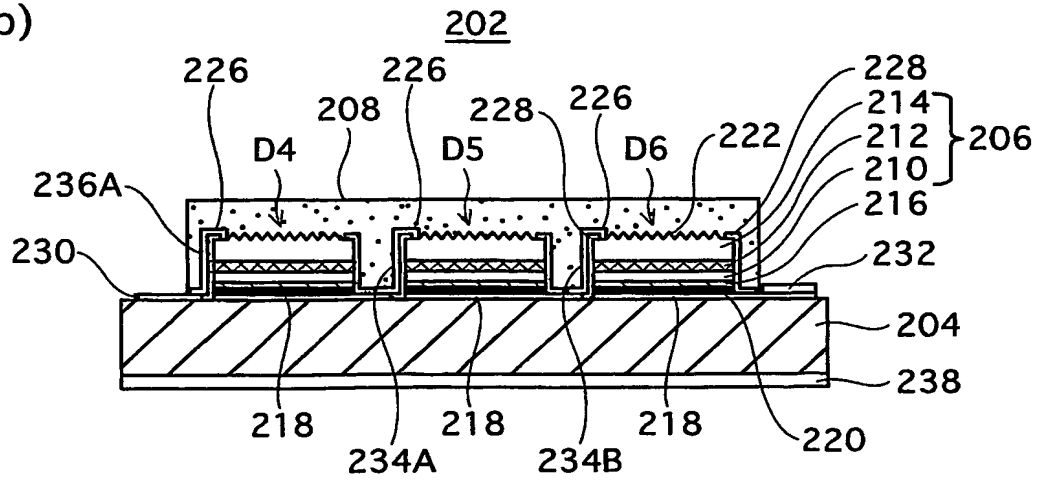


【図 15】

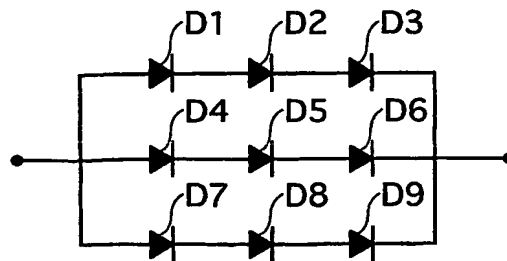
(a)



(b)

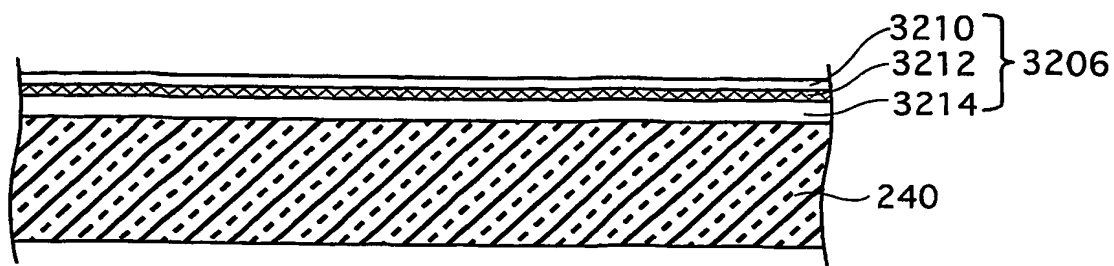


(c)

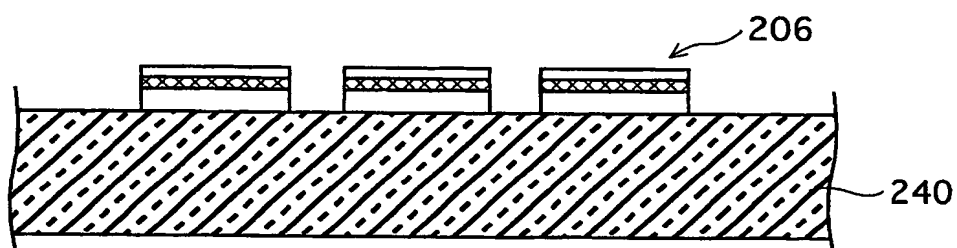


【図 16】

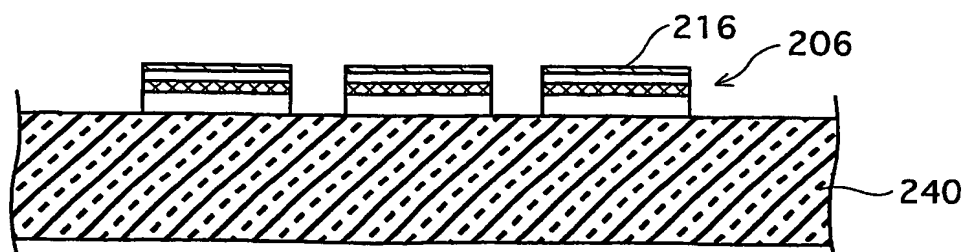
(a)



(b)

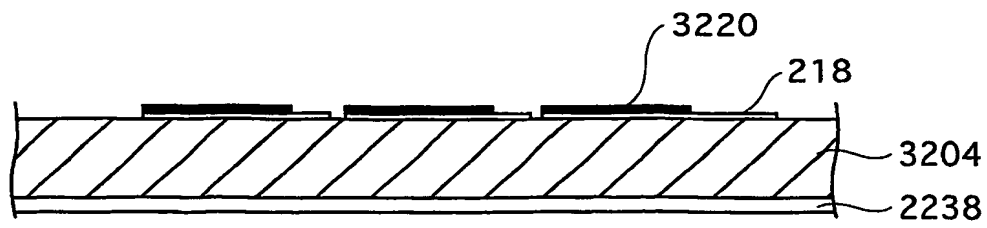


(c)

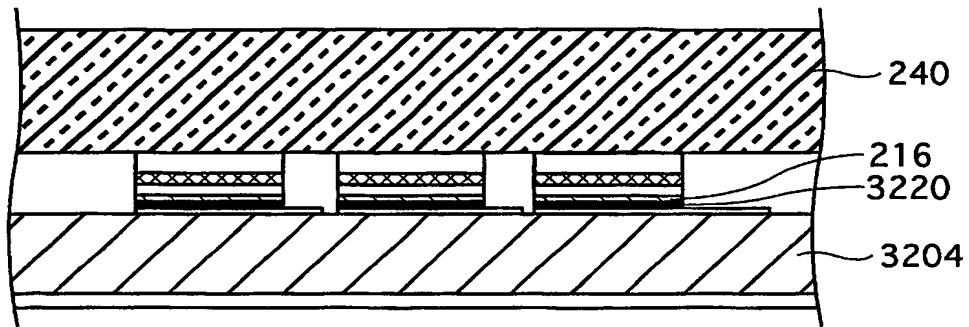


【図 17】

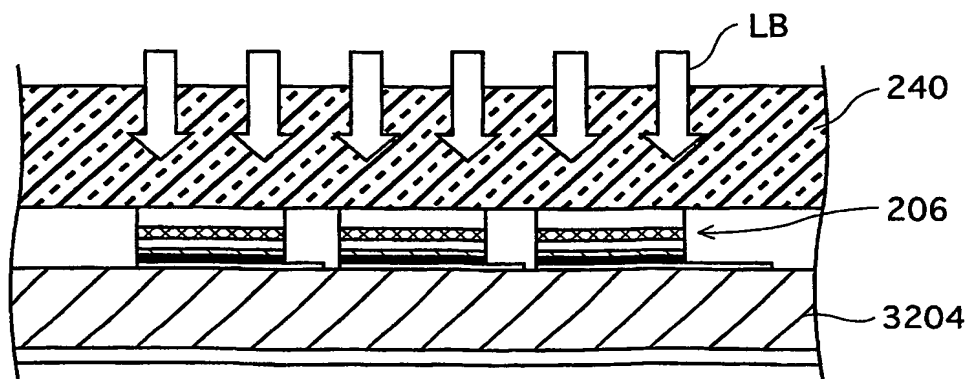
(d)



(e)

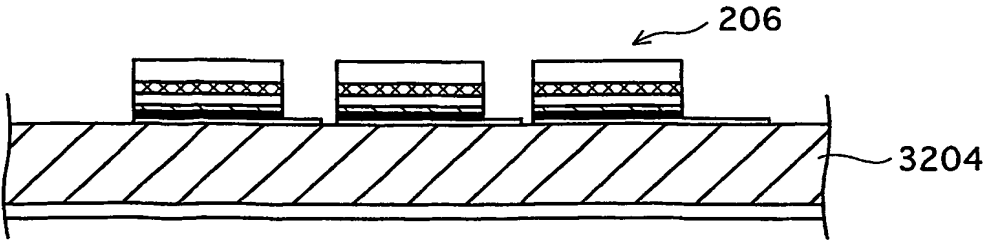


(f)

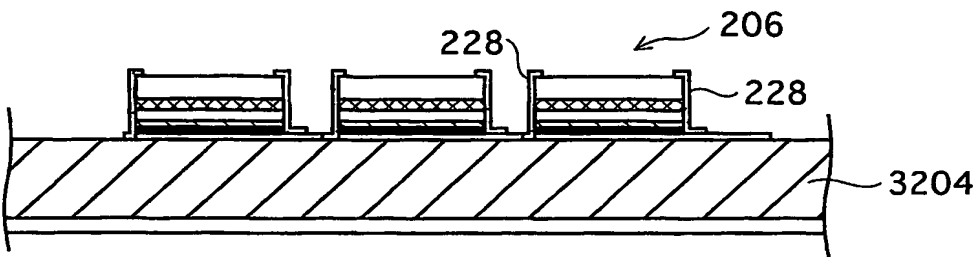


【図 18】

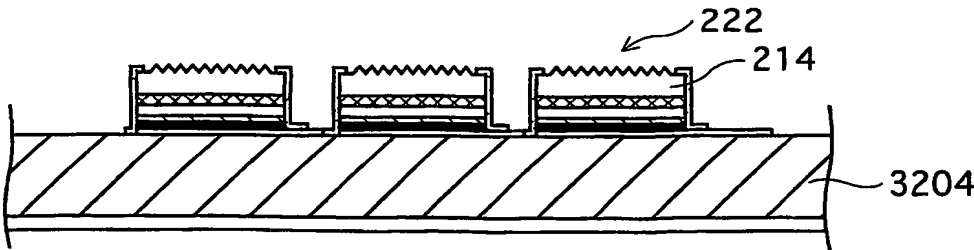
(g)



(h)

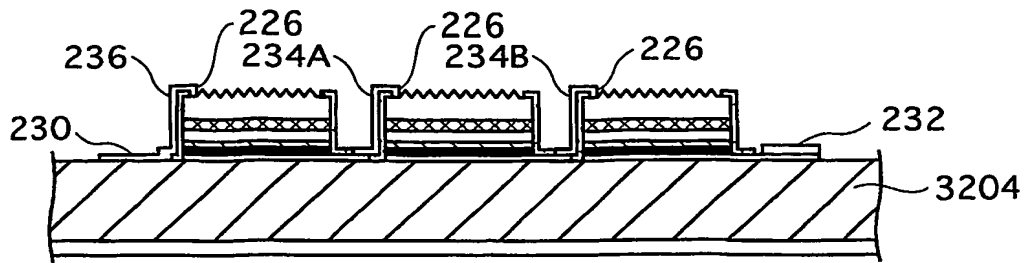


(i)

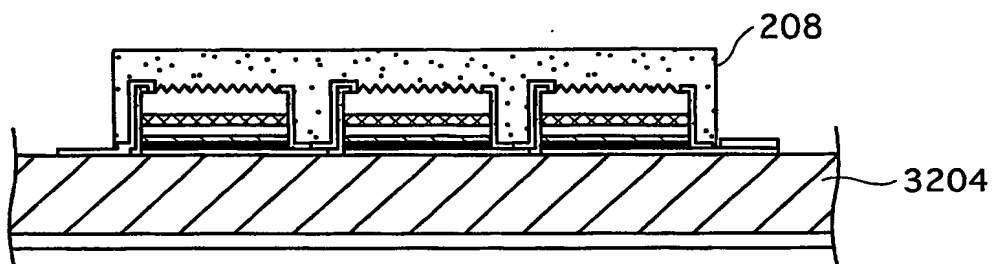


【図 19】

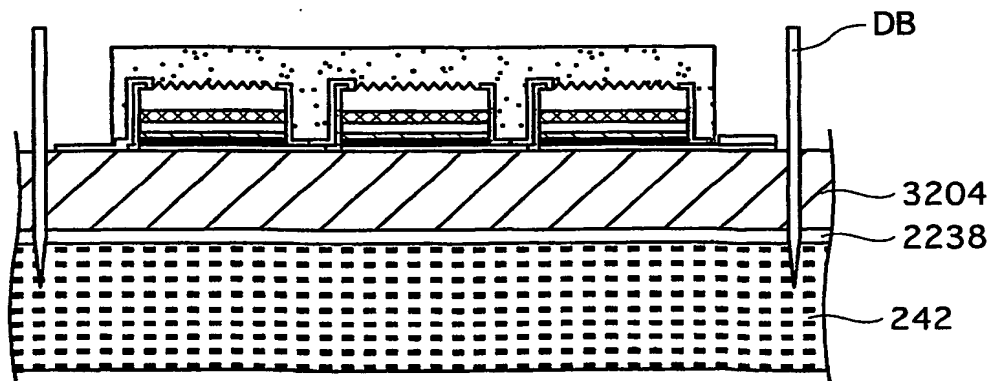
(j)



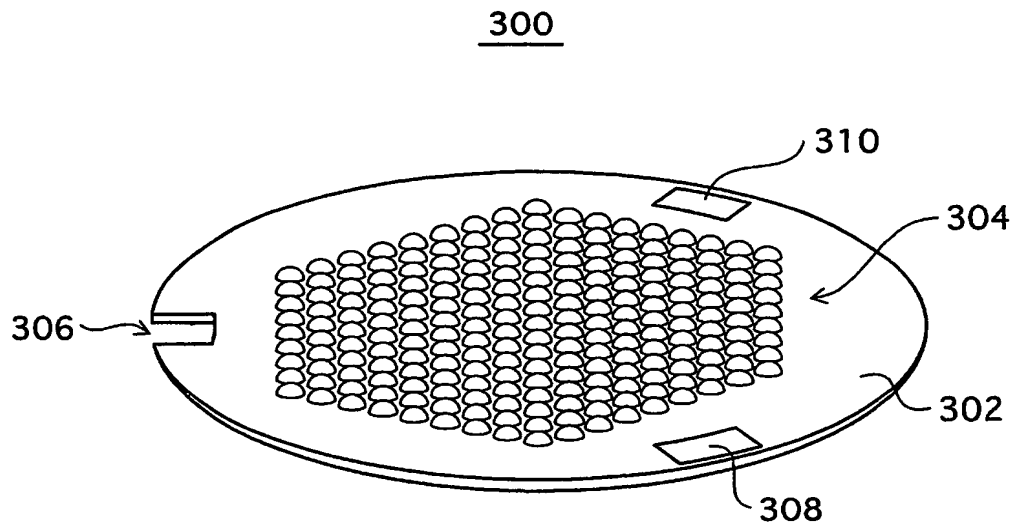
(k)



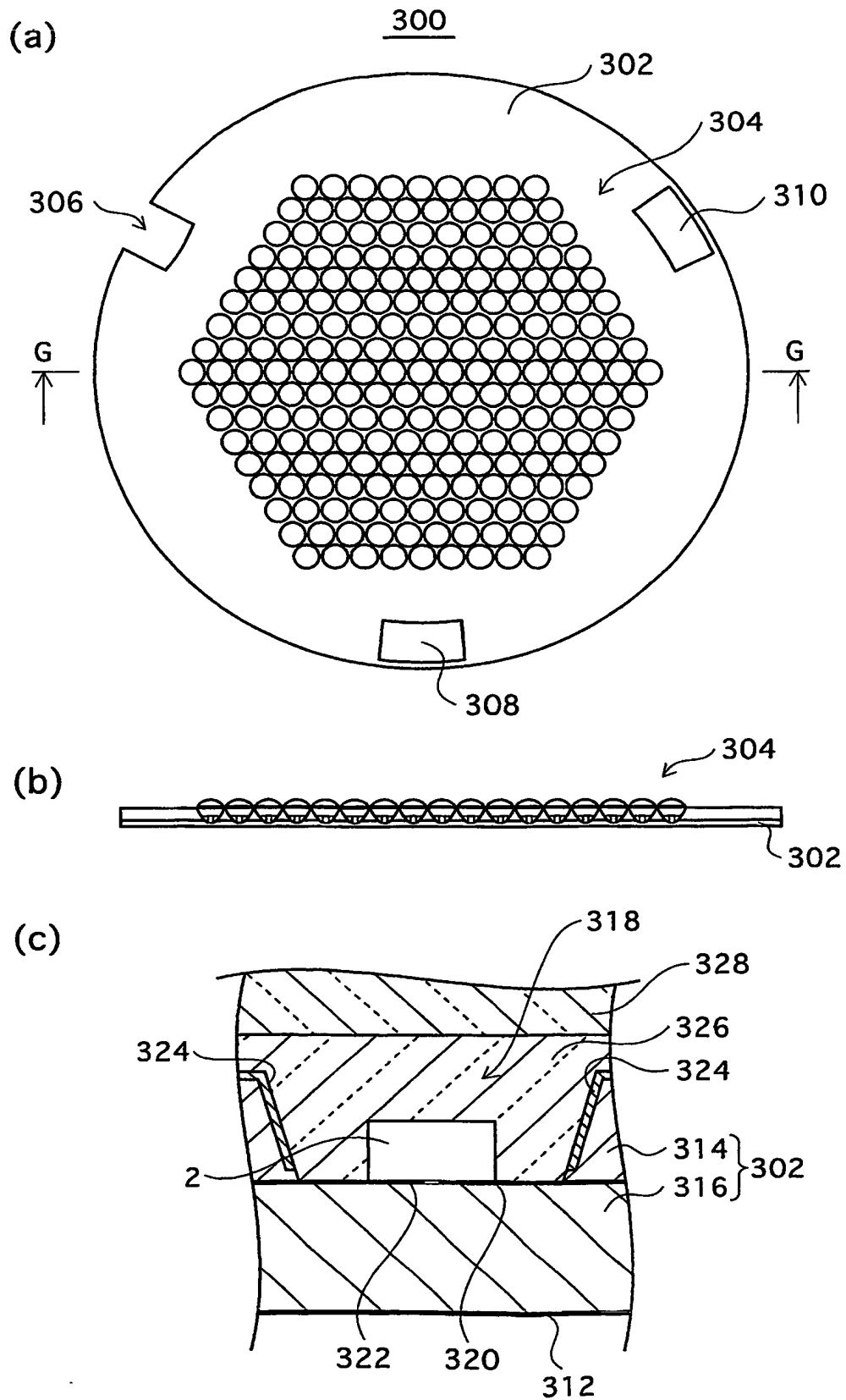
(l)



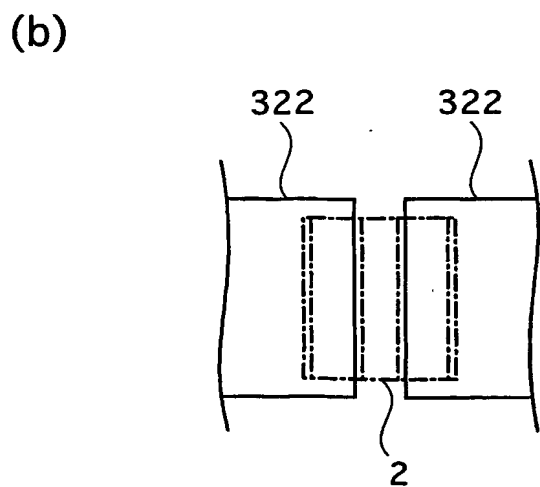
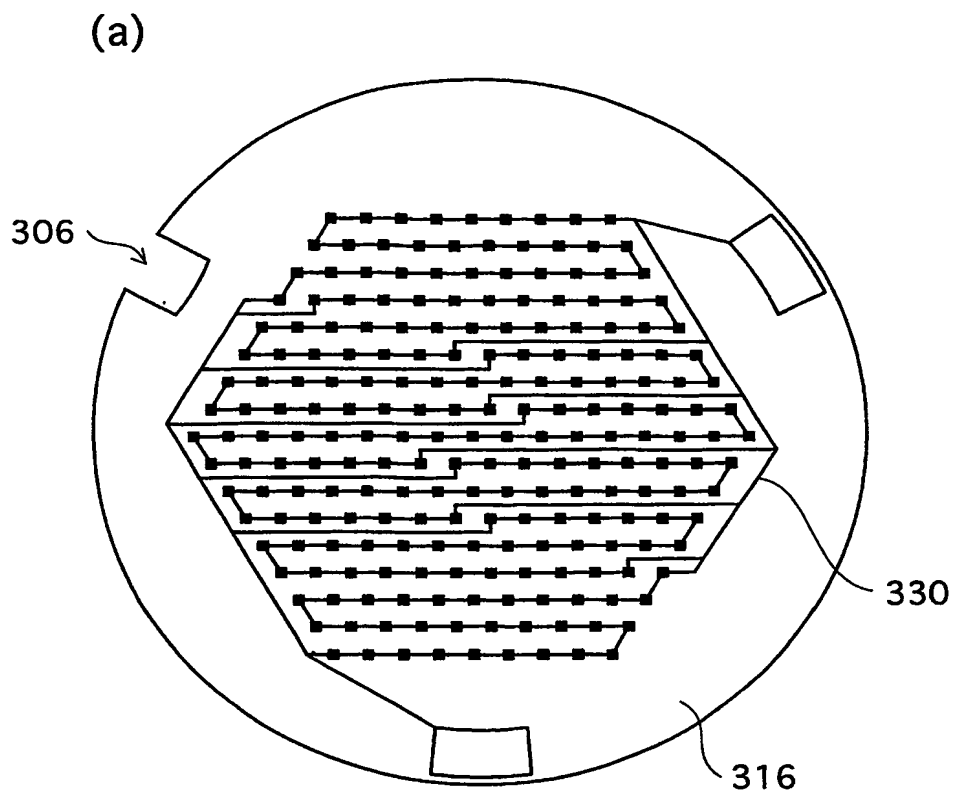
【図 20】



【図 21】

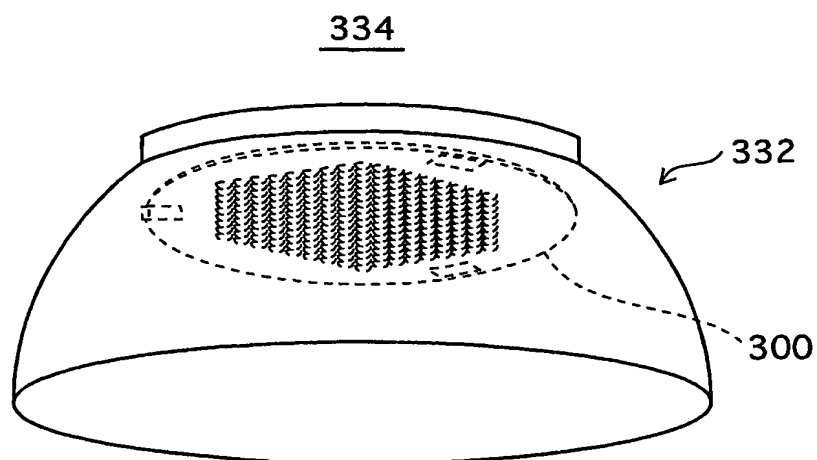


【図 22】

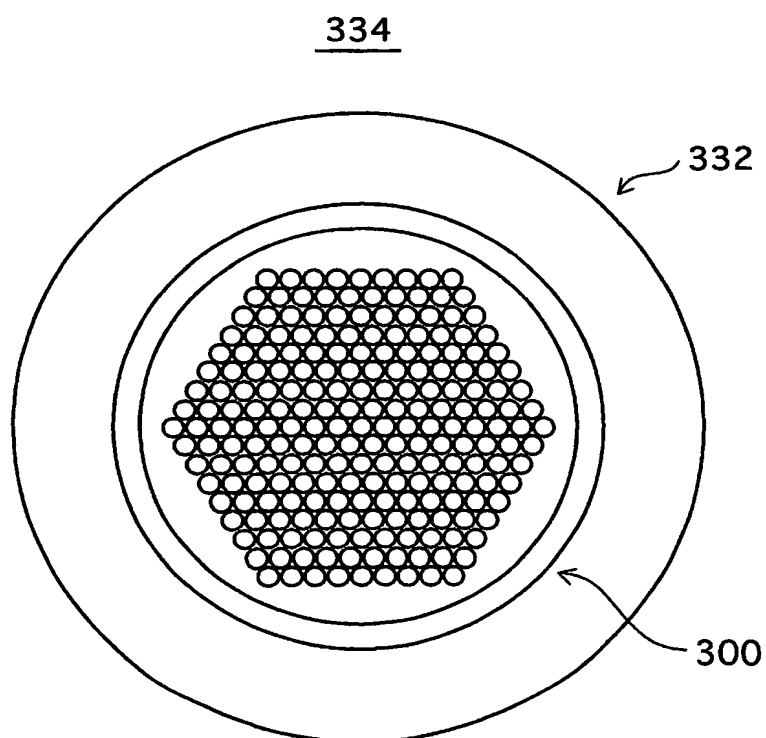


【図 23】

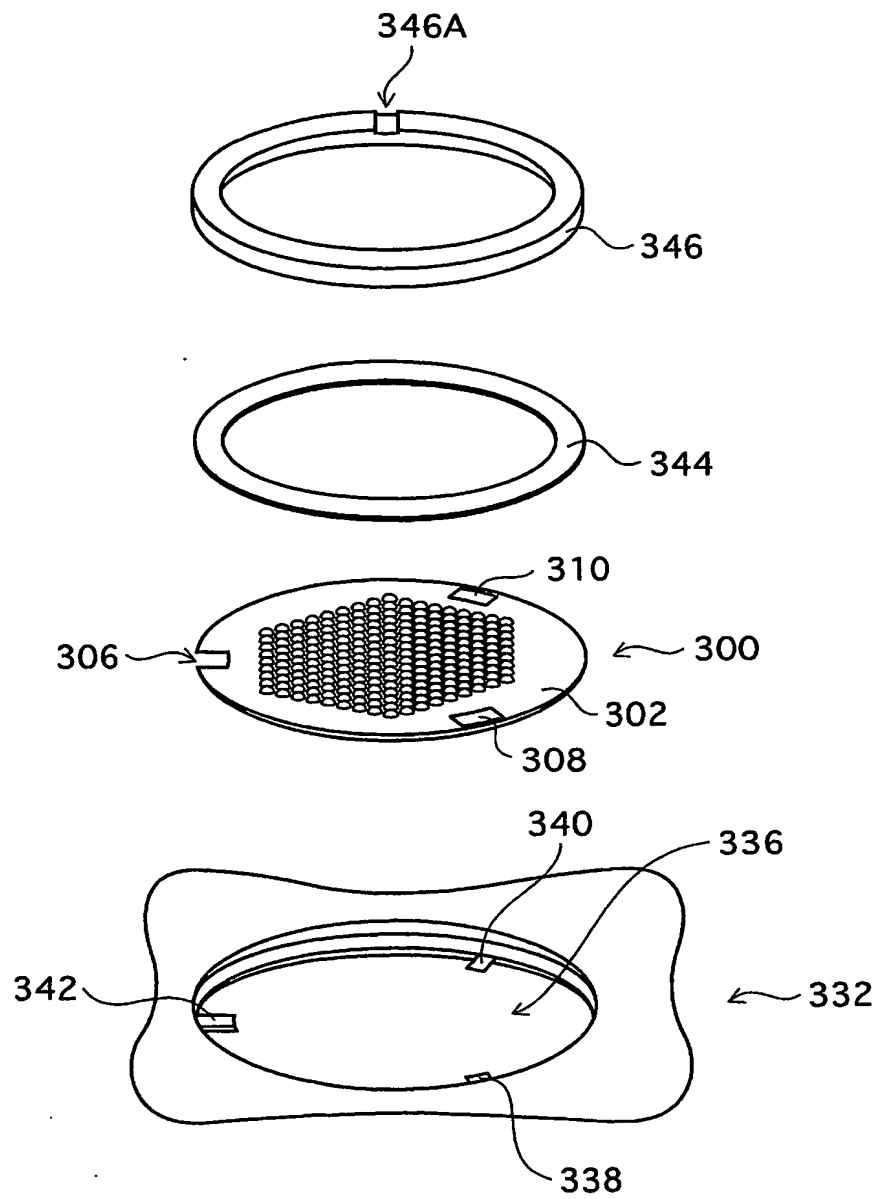
(a)



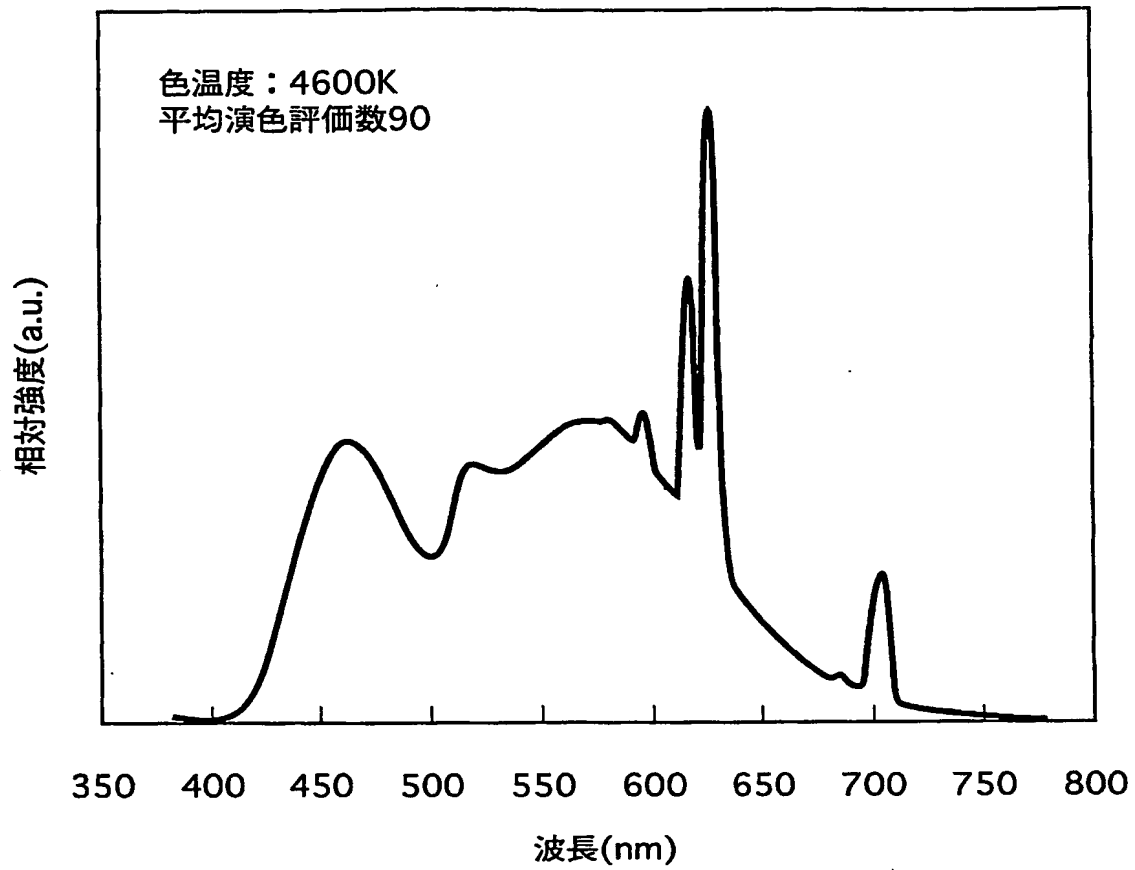
(b)



【図 24】



【図 25】



## 【書類名】 要約書

## 【要約】

【課題】 大型化を招くことなく、完成品の歩留まりを向上することが可能な半導体発光装置を提供すること。

【解決手段】 発光層 12 を含む半導体多層膜 16 と、半導体多層膜 16 の主面よりも一回り大きな面積の主面を有する高抵抗 Si 基板 4 とを有し、半導体多層膜 16 は高抵抗 Si 基板 4 における一方の主面の中ほどに配されおり、蛍光体膜 8 が、高抵抗 Si 基板 4 で受けるような形で、半導体多層膜 16 の側面および高抵抗 Si 基板 4 とは反対側の主面を覆うように形成されている。前記半導体多層膜 16 は、別途用意されたサファイア基板上で結晶成長により形成されたものが、前記高抵抗 Si 基板 4 に転写されたものである。

## 【選択図】

図 1

特願 2 0 0 4 - 0 2 6 8 5 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**